

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-251325

(43)Date of publication of application : 14.09.2001

(51)Int.Cl. H04L 12/40
G06F 13/00
G06F 13/38
G06F 13/42
G11B 19/16
G11B 20/10
G11B 31/00
H04L 12/28
H04L 29/08

(21)Application number : 2000-065732

(71)Applicant : SONY CORP

(22)Date of filing : 06.03.2000

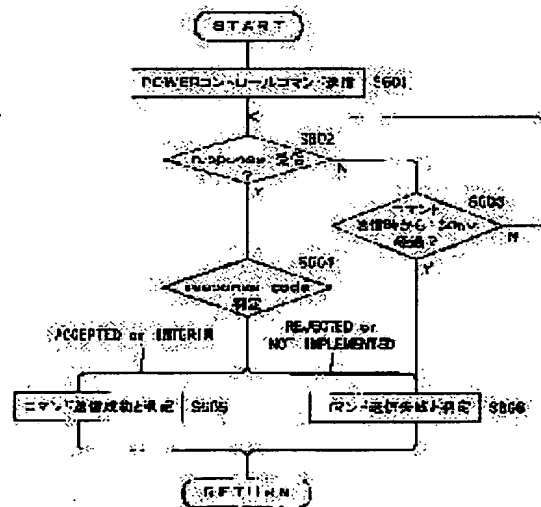
(72)Inventor : NODA TAKURO
TAKENAKA YOSHIAKI
TAKAKU YOSHIYUKI
INOUE HIROSHI

(54) INFORMATION COMMUNICATION UNIT, AND INFORMATION COMMUNICATION METHOD

(57)Abstract:

PROBLEM TO BE SOLVED: To minimize the time required for a system linkage operation.

SOLUTION: In the case of receiving an INTERIM response, a device acting like a Controller in the IEEE 1394 system terminates transaction processing as post-processing after transmission of a command through the reception of the INTERIM response. The device terminates the transaction processing according to a processing result with respect to a transmission error when receiving response within a prescribed time after the transmission of the command. Thus, the Controller can shift to a required processing to be executed next without awaiting the reception of a final response sent from a Target.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-251325

(P2001-251325A)

(43) 公開日 平成13年9月14日 (2001.9.14)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード [*] (参考)
H 0 4 L 12/40		G 0 6 F 13/00	3 5 3 C 5 B 0 7 7
G 0 6 F 13/00	3 5 3	13/38	3 5 0 5 B 0 8 9
13/38	3 5 0	13/42	3 2 0 B 5 D 0 4 4
13/42	3 2 0	G 1 1 B 19/16	5 0 1 A 5 K 0 3 2
G 1 1 B 19/16	5 0 1	20/10	D 5 K 0 3 3

審査請求 未請求 請求項の数 4 O L (全 42 頁) 最終頁に続く

(21) 出願番号 特願2000-65732(P2000-65732)

(22) 出願日 平成12年3月6日(2000.3.6)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 野田 卓郎

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72) 発明者 竹中 祥晃

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(74) 代理人 100086841

弁理士 脇 篤夫

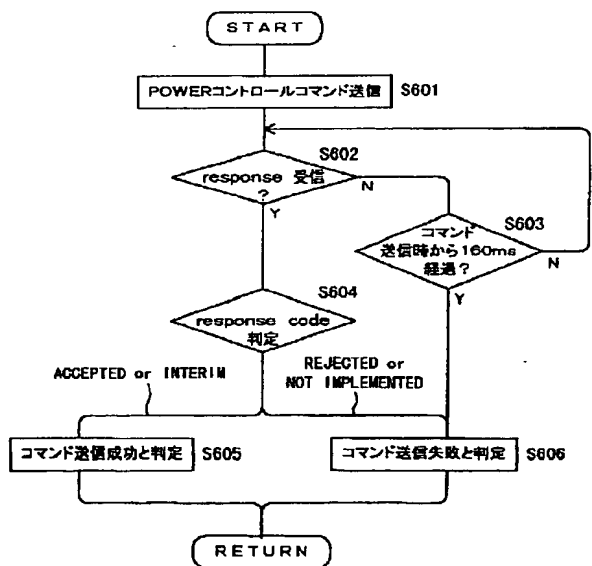
最終頁に続く

(54) 【発明の名称】 情報通信装置、及び情報通信方法

(57) 【要約】

【課題】 システム連係動作に要する時間を必要最小限とする。

【解決手段】 IEEE1394システムにおいて、Controllerとして機能する機器がコマンドを送信した後の処理として、INTERIM responseを受信した場合にはこのINTERIM responseの受信を以てトランザクション処理を終了させる。また、コマンド送信後の所定時間以内に何のレスポンスも受信しなかった場合にも送信エラーとの処理結果でもってトランザクション処理を終了させる。これにより、Controllerとしては、Targetから送信される最終レスポンスの受信を待たなくとも、次に実行すべき所要の処理に移行することができる。



【特許請求の範囲】

【請求項 1】 コマンドの送信と、このコマンドに対応する最終レスポンスの受信を以て 1 つのコマンド送信処理が完結するものとして規定される所定の通信フォーマットによるデータベースを介して他の情報通信装置と相互通信可能な通信手段と、

上記通信手段による通信結果として、コマンド送信後において最初に受信したレスポンスが、上記最終レスポンスを規定の所定時間内に送信不可能な場合にコマンド送信先から送信される仮レスポンスであった場合には、この仮レスポンスの受信を以て、1 つのコマンド送信処理を完結させる受信対応処理手段と、
を備えていることを特徴とする情報通信装置。

【請求項 2】 コマンドの送信と、このコマンドに対応する最終レスポンスの受信を以て 1 つのコマンド送信処理が完結するものとして規定される所定の通信フォーマットによるデータベースを介して他の情報通信装置と相互通信可能な情報通信方法において、
通信結果として、コマンド送信後において最初に受信したレスポンスが、上記最終レスポンスを規定の所定時間内に送信不可能な場合にコマンド送信先から送信される仮レスポンスであった場合には、この仮レスポンスの受信を以て、1 つのコマンド送信処理を完結させる受信対応処理、
を実行可能とされていることを特徴とする情報通信方法。

【請求項 3】 コマンドの送信と、このコマンドに対応する最終レスポンスの受信を以て 1 つのコマンド送信処理が完結するものとして規定される所定の通信フォーマットによるデータベースを介して他の情報通信装置と相互通信可能な通信手段と、
上記通信手段による通信結果として、コマンド送信後における所定時間を経過してもレスポンスの受信が行われなかった場合には、コマンド送信が失敗であるとみなして 1 つのコマンド送信処理を完結させる受信対応処理手段と、
を備えていることを特徴とする情報通信装置。

【請求項 4】 コマンドの送信と、このコマンドに対応する最終レスポンスの受信を以て 1 つのコマンド送信処理が完結するものとして規定される所定の通信フォーマットによるデータベースを介して他の情報通信装置と相互通信可能な情報通信方法において、
通信結果として、コマンド送信後における所定時間を経過してもレスポンスの受信が行われなかった場合には、コマンド送信が失敗であるとみなして 1 つのコマンド送信処理を完結させる受信対応処理、
を実行可能とされていることを特徴とする情報通信方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、所定の通信フォーマットによるデータベースを介して他の機器と相互通信可能に接続することのできる情報通信装置、及びこの情報通信装置における情報通信方法に関するものである。

【0002】

【従来の技術】 近年、デジタルデータインターフェイスとして、IEEE (The Institute of Electrical and Electronics Engineers) 1394 データインターフェイスが知られてきている。IEEE 1394 データインターフェイスは、例えば SCSI などよりもデータ転送レートが高速であり、周知のように、所要のデータサイズを周期的に送受信することが保証される Isochronous 通信が可能とされる。このため、IEEE 1394 データインターフェイスは、AV (Audio/Video) などのストリームデータをリアルタイムで転送するのに有利とされている。

【0003】 このような技術を背景として、各種デジタル AV 機器やパーソナルコンピュータ装置等の電子機器を、例えば IEEE 1394 等のデータインターフェイス規格に従ったデータベースを介して相互に接続することで、機器間で AV データを送受信できるようにした AV システムが提案されてきている。

【0004】 上記した AV システムとしては、例えばアンプ機器を中心として、これに例えば CD プレーヤ、MD レコーダ/プレーヤのほか、ビデオ機器などの各種 AV ソース出力機器をデータベースを介して接続することで、例えばいわゆるコンポーネント的なシステムを構築することが考えられる。

【0005】 また、このような AV システムでは、IEEE 1394 データインターフェイスの規格に従って、複数の機器間でコマンドの送受信を行うことで、或る機器が他の機器の動作を制御することも可能とされる。つまり、いわゆるリモート制御を行うことも可能とされ、これによっても AV システムとしての機能の充実を図ることができる。

【0006】

【発明が解決しようとする課題】 ところで、例えば IEEE 1394 データインターフェイスにおいては、コマンド送信処理は、Controller としての機器から Target としての機器に対してコマンドを送信することと、これに回答して Target から送信するファイナルレスポンスを Controller が受信するという手順を以て完結するものとして規定されている。これは「トランザクション」といわれ、Controller としては、この一連のトランザクションとしての手順が終了するまでは、例えば新たなコマンドの送信などの、次に実行すべき処理を開始しないこととしている。

【0007】 ここで、例えばコマンドを受信した Target 側においては、例えばコマンド受信前から実行し

ていた或る処理が終了していないなどして、ファイナルレスポンスの送信が遅れる場合がある。このような場合、Controller側としてはトランザクションを終了させるまでに或る程度の時間がかかることになって、次に実行すべき処理も、その分遅れることになる。

【0008】これを例えば、例えばシステム内の複数機器をリモート制御によって或る動作を連動的に実行させる場合に対応させて考えてみると、Controllerとしては、連携動作を実行させる各機器ごとにトランザクションを実行していくことになる。従って、例えば仮に1つ1つのトランザクションに時間がかかってしまうとすれば、Targetとしての機器のすべてが連携動作を終了するまでには相当の時間を要することになる。つまり、ユーザとしては、システムとしての連携動作が非常に遅いものとして感じることになる。

【0009】

【課題を解決するための手段】そこで、本発明は上記した課題を考慮して、できるだけ短時間で1つのトランザクションが終了されるようにして、システムとしての動作をより高速とすることで、より快適なシステム環境が提供できるようにすることを目的とする。

【0010】そこで先ず、情報通信装置として次のように構成する。つまり、コマンドの送信と、このコマンドに対応する最終レスポンスの受信を以て1つのコマンド送信処理が完結するものとして規定される所定の通信フォーマットによるデータベースを介して他の情報通信装置と相互通信可能な通信手段と、この通信手段による通信結果として、コマンド送信後において最初に受信したレスポンスが、最終レスポンスを規定の所定時間内に送信不可能な場合にコマンド送信先から送信される仮レスポンスであった場合には、この仮レスポンスの受信を以て、1つのコマンド送信処理を完結させる受信対応処理手段とを備える。

【0011】また、コマンドの送信と、このコマンドに対応する最終レスポンスの受信を以て1つのコマンド送信処理が完結するものとして規定される所定の通信フォーマットによるデータベースを介して他の情報通信装置と相互通信可能な情報通信方法として、通信結果として、コマンド送信後において最初に受信したレスポンスが、上記最終レスポンスを規定の所定時間内に送信不可能な場合にコマンド送信先から送信される仮レスポンスであった場合には、この仮レスポンスの受信を以て、1つのコマンド送信処理を完結させる受信対応処理を実行可能に構成する。

【0012】上記各構成では、コマンド送信と、これにตอบสนองしてコマンド送信先から返送される最終レスポンスの受信を以て1つのコマンド送信処理が完結するものとして原則的には規定された通信フォーマットに対応することが前提となる。そして、本発明としては、コマンド送信後に受信したレスポンスが仮レスポンスであったと

しても、この仮レスポンスの受信を以て1つのコマンド送受信処理が完結したものとみなすことになる。これにより、例えば、正規の規則に従って仮レスポンス受信後の最終レスポンスの受信を待たなくとも、コマンド送信処理は完結されたものとして、例えば次に実行すべき処理に移行することが可能となる。

【0013】また、情報通信装置として次のようにも構成する。つまり、コマンドの送信と、このコマンドに対応する最終レスポンスの受信を以て1つのコマンド送信処理が完結するものとして規定される所定の通信フォーマットによるデータベースを介して他の情報通信装置と相互通信可能な通信手段と、この通信手段による通信結果として、コマンド送信後における所定時間を経過してもレスポンスの受信が行われなかった場合には、コマンド送信が失敗であるとみなして1つのコマンド送信処理を完結させる受信対応処理手段とを備える。

【0014】また、コマンドの送信と、このコマンドに対応する最終レスポンスの受信を以て1つのコマンド送信処理が完結するものとして規定される所定の通信フォーマットによるデータベースを介して他の情報通信装置と相互通信可能な情報通信方法として、通信結果として、コマンド送信後における所定時間を経過してもレスポンスの受信が行われなかった場合には、コマンド送信が失敗であるとみなして1つのコマンド送信処理を完結させる受信対応処理を実行可能に構成する。

【0015】上記各構成にあっても、コマンド送信と、これにตอบสนองしてコマンド送信先から返送される最終レスポンスの受信を以て1つのコマンド送信処理が完結するものとして原則的には規定された通信フォーマットに対応することが前提となる。そして本発明では、コマンド送信後において所定時間を経過してもレスポンスが得られなかった場合には、コマンド送信失敗の通信結果を以て1つのコマンド送信処理を完結させることになる。従って、この場合にも、最終レスポンスの受信を待たなくとも、コマンド送信処理は完結されたものとして、例えば次に実行すべき処理に移行することが可能となるものである。

【0016】

【発明の実施の形態】以下、本発明の実施の形態について説明する。なお、以降の説明は次の順序で行う。

1. AVシステム

1-1. 全体構成

1-2. STR (フロントパネル)

1-3. CD機 (フロントパネル)

1-4. MD機 (フロントパネル)

1-5. STR (内部)

1-6. CD機 (内部)

1-7. MD機 (内部)

2. IEEE1394による本実施の形態のデータ通信

2-1. 概要

- 2-2. スタックモデル
- 2-3. 信号伝送形態
- 2-4. 機器間のバス接続
- 2-5. パケット
- 2-6. トランザクションルール
- 2-7. アドレッシング
- 2-8. CIP (Common Isochronous Packet)
- 2-9. コネクションマネージメント
- 2-10. FCPにおけるコマンド及びレスポンス
- 2-11. AV/Cコマンドパケット
- 2-12. プラグ
- 2-13. Asynchronous Connection送信手順
- 3. ノード分類処理
- 4. トランザクション処理
- 4-1. トランザクションの基本ルール
- 4-2. 本実施の形態のトランザクション処理

【0017】1. AVシステム

1-1. 全体構成

図1は本発明の実施の形態の電子機器システムの構成例を示している。本実施の形態としての電子機器システムは、複数のAV機器等をIEEE1394インターフェイスのデータバスにより相互通信可能に接続することで構築される。

【0018】図1においては、AVシステムを構成する機器として、STR (Stereo Tuner Receiver) 60と、2台のSTR対応CD機30、30、STR対応MD機1、同一メーカー機種100、他社メーカー機種110が示される。

【0019】STR60は、図1に示すAVシステムの中心として機能するもので、主としてチューナ機能、外部ソース入力選択機能、及びアンプ機能を備えており、例えば図のようにしてステレオ音声に対応する左右チャンネルのスピーカSP (L) (R) を接続することができるようにになっている。詳しい構成は後述するが、STR60では、内部のチューナ部で受信した放送信号と、アナログオーディオ信号入力と、さらにIEEE1394バス116を介して外部から入力される複数のオーディオソースについて選択を行い、最終的には、これを音声としてスピーカSP (L) (R) から出力させることができるように構成されている。

【0020】また、この図には、STR60に対する操作を行うためのリモートコントローラRMも示されている。STR60は、このリモートコントローラRMに対して行われた操作に応じて送信されてくる操作コマンド信号を受信し、その操作コマンド信号の内容に応じた所要の動作を実行する。なお、この図では、STR60に対応するリモートコントローラRMのみが示されているが、実際としては、他の機器についてもリモートコント

ローラによる操作が可能とされておりよいものである。

【0021】また、上記STR60と共に接続することで利便性の高い各種のシステム機能を実現することのできる機種として、ここではSTR対応CD機30とSTR対応MD機1とが示されている。STR対応CD機30とSTR対応MD機1は、例えばSTR60と同一メーカー品とされる。

【0022】STR対応CD機30は、CD (Compact Disc) プレーヤとしての機能を有しており、装填されたCDについての再生を行う。そして、CDから再生して得られるオーディオデータを、IEEE1394バス116を介して送信出力することが可能とされる。また、STR対応MD機1は、MD (Mini Disc) といわれるオーディオデータを書き換え可能な光磁気ディスクに対応して記録再生を行うことのできるMDレコーダ/プレーヤとされる。そしてこのSTR対応MD機1においては、IEEE1394バス116を介して送信されてくるオーディオデータを受信してMDに対して記録することが可能とされている。また、MDに記録されているオーディオデータを再生して、IEEE1394バス116を介して送信出力することが可能とされる。

【0023】上記STR60、STR対応CD機30、及びSTR対応MD機1の3台によって得られる代表的なシステム動作としては次のようなものが挙げられる。例えば、STR対応CD機30にて再生しているCDのオーディオデータをSTR対応MD機1に対して送信することで、STR対応MD機1においては、このCDのオーディオデータをMDに記録することができる。つまり、いわゆるダビングを行うことが可能となるものである。また、このときにSTR対応CD機30にて再生しているCDのオーディオデータ、または一旦STR対応MD機1にて受信されたCDのオーディオデータをSTR60に対しても送信すれば、STR60ではこのCDのオーディオデータをモニタ音声としてスピーカSP (L) (R) から出力させることが可能とされる。

【0024】また、ここでの詳しい説明は省略するが、STR対応CD機30とSTR対応MD機1は、STR60を中心としたいわゆるオーディオ・コンポーネントシステム的な各種機能が特化して与えられるべきものとして構成されている。例えば、STR対応CD機30からSTR対応MD機1へのダビングを例に挙げれば、倍速ダビング動作や、CDの再生開始/終了タイミングに同期させて、STR対応MD機1における記録開始/終了タイミングを制御する、いわゆるシンクロ・ダビング動作なども容易に実行可能とされている。

【0025】同一メーカー機器100は、STR60、STR対応CD機30、及びSTR対応MD機1と同一メーカーとされて、IEEE1394インターフェイスに対応した通信機能を有するデジタルAV機器である。ここでの同一メーカー機器100の実際としては、特に言及し

ないが、例えばCDプレーヤ、MDレコーダ/プレーヤや、デジタルVTRなどとされればよいものである。この同一メーカー機器100としては、例えばSTR対応CD機30、及びSTR対応MD機1などと比較した場合には、特にSTR60を中心とするシステムコンポーネント機能が与えられるようには構成されていない点異なる。ただし、メーカー内のみで有効となるコマンド（Vendor Dependent Commandといわれる）の送受信によっては、STR60、STR対応CD機30、STR対応MD機1と共に、そのメーカーで規定した特定の機能を有するように動作することが可能とされるものである。また、例えばSTR60に対して、この同一メーカー機器100から送信されてくるオーディオソースとしてのデータを選択して受信入力するようにマニュアル操作を行えば、これを音声としてモニタすることが可能である。また、STR対応MD機1において入力ソースとして、同一メーカー機器100から送信されるオーディオデータが選択されるようにマニュアル操作を行えば、これをMDに記録することも可能とされる。この点については、次に説明する他社メーカー機器110も同様である。

【0026】他社メーカー機器110もまたIEEE1394インターフェイスに対応した通信機能を有する何らかのデジタルAV機器であるが、STR60、STR対応CD機30及びSTR対応MD機1とは製造メーカーが異なる。ここでの他社メーカー機器110の実際としても、CDプレーヤ、MDレコーダ/プレーヤや、デジタルVTRなどとされればよいものである。また、この他社メーカー機器110の場合には、原則として上記したSTR60のメーカーで規定するVendor Dependent Commandには対応不可となる。

【0027】なお、ここでは図示していないが、例えばこの図1に示す各AV機器としては、それぞれが商用交流電源から電力を入力するための電源コンセントが備えられる。もしくは、バッテリー駆動可能な構成であればバッテリーを収納可能とされている。つまりは、各機器がそれぞれ独立して電力を得ることが可能とされているものである。

【0028】1-2. STR（フロントパネル）

続いて、上記図1に示したシステムを構成する上で主となる、STR60と、このSTR60とコンポーネント的システムを組むSTR対応CD機30及びSTR対応MD機1の外観構成として、各々のフロントパネル部位について説明しておく。

【0029】図2はSTR60本体のフロントパネル部位の様子を示している。フロントパネル左下側には、電源キー120が設けられている。この電源キー120を操作することで、STR60は、電源のオン/オフが切り換わるようにされている。なお、ここでいう電源がオフの状態とは、スタンバイ電源は動作しているいわゆるスタンバイ状態を指しているもので、例えば商用交流電

源（又はバッテリー）の供給が絶たれている状態とは異なる。この点では、以降説明する、STR対応CD機30とSTR対応MD機1についても同様とされる。また、ここでの詳しい説明は省略するが、STR60では、スリープ状態とするためのスリープモードも用意されていることで、省電力化が考慮されている。

【0030】また、電源キー120の左側にはヘッドフォンジャック27jが設けられている。

【0031】フロントパネルのほぼ中央部には、表示部75が配置されている。この場合の表示部75としては、主として文字表示を行うためのFL管表示部75Aが設けられており、ここでは、1行14文字分の表示が行われるようにされている。そして、その周囲にはセグメント表示部75Bが設けられており、図示してはいないが所定の決められた内容がセグメントによって表示される。

【0032】表示部75の左側にはディスプレイキー127が設けられ、さらにその左にはディマキー128が設けられる。ディスプレイキー127は、基本的には表示部75における表示内容を変更するためのものとされる。ディマキー128は、表示部75、及びフロントパネルに実際に設けられるとされる装飾用LEDの輝度を調節するためのものである。

【0033】また、FL管表示部75Aの右側には、ジョグダイヤル125と、その上側にバンドキー121、チューナモードキー122、ジョグ選択キー123、エンターキー124が示される。バンドキー121、チューナモードキー122は、STR60のチューナ機能に関連するキーであり、それぞれ、受信バンド、チューナモードの切り換えを行うときに使用する。また、ジョグ選択キー123は、メニュー選択を行うためのキーとされ、エンターキー124は決定操作を行うときに使用される。そして、ジョグダイヤル125は、所定の操作手順のもとで上記各キーと共に併用されるもので、これによりユーザは実際の各種操作を行うことができる。

【0034】一例として、ジョグ選択キー123を1回押圧操作すると、FL管表示部75Aの表示内容は、FUNCTION→SOUND→SETUPのようにしてトグルで変化する。そして例えば、FL管表示部75AにFUNCTIONと表示させた状態でジョグダイヤル125を回転操作すると、STR60が入力してモニタ音声として出力するソースの選択を変更していくことができるようになっていく。このときのFL管表示部75Aには、ジョグダイヤル125の回転操作に応じて現在選択されている入力ソース名が表示されるようになっていく。この操作によっては、例えばチューナ音声、アナログ入力、及びIEEE1394バスを介して入力される各ソース（機器）を所定順序に従って順次選択していくことが可能とされる。なお、例えばバンドキー121、チューナモードキー122、ジョグ選択キー123、エンターキー124

などのキーは、その背面側に装飾用のLEDが設けられており、動作状態等に応じて点灯、点滅などするようにもされている。

【0035】ボリュームジョグ126は、STR60から出力される音声信号レベル、つまり、例えばスピーカSP(L)(R)から出力される音量を調整するためのダイヤルキーとして備えられる。

【0036】1-3. CD機(フロントパネル)

図3は、STR対応CD機30のフロントパネル部位を示している。先ず、このSTR対応CD機30のフロントパネル左下側においても、電源オン/オフ(スタンバイ)のための電源キー150が設けられている。

【0037】また、このSTR対応CD機30のフロントパネルの中央上部には、CDを挿入/排出するためのディスク挿脱部159が設けられている。例えばディスク挿脱部159内に収納されて装填されている状態にあるCDを排出させるためには、このディスク挿脱部159の右側に配置されるイジェクトキー151を操作する。

【0038】上記ディスク挿脱部159の下側には、例えば1行14文字分の表示が可能なFL管表示部47Aと、セグメント表示部47Bとから成る表示部47が設けられている。この場合、FL管表示部47Aに対しては、例えば現在装填されているCDにて再生されるトラックのトラックナンバ、再生時間等の再生状況を示す情報や、CDのサブコード内に挿入されているCDテキストデータなどが文字等として表示される。また、セグメント表示部47Bには再生モードなどが示される。FL管表示部47Aにおける表示内容の切り換えは、表示部47の左側に配置されるディスプレイキー156を操作することによって行うことができる。また、輝度調整のためにはディマキー157を操作する。

【0039】また、フロントパネル上の右側には、CDの再生に関するキーとして、再生/一時停止キー152、停止キー153、頭出し・早送り/早戻しキー154、155が設けられている。

【0040】1-4. MD機(フロントパネル)

図4に、STR対応MD機1のフロントパネル部位を示す。ここでも、STR対応MD機1のフロントパネル左下側においては電源キー130が設けられている。

【0041】そしてフロントパネルの中央上部には、MDを挿入/排出するためのディスク挿脱部145が設けられており、この場合にも、その右側にはMDを排出させるためのイジェクトキー131が配置される。

【0042】またここでも、上記ディスク挿脱部145の下側には、例えば1行14文字表示が可能なFL管表示部24Aとセグメント表示部24Bとから成る表示部24が設けられている。この場合、FL管表示部24Aに対しては、例えば現在装填されているMDに対して記録又は再生されるトラックのトラックナンバ、記録又は

再生時間等の記録再生状況を示す情報が表示される。さらには、MDのディスクタイトルやトラックネームなども表示される。また、この場合にもセグメント表示部24Bには再生モードなどが示される。さらに、このSTR対応MD機1においても表示内容を切り換えるためのディスプレイキー156、及び輝度調整のためのディマキー157が設けられる。

【0043】また、フロントパネルの右側に配置される記録再生に関するキーとして、この場合には、再生/一時停止キー132、停止キー133、頭出し・早送り/早戻しキー134、135、録音キー136、高速ダビングキー137、シンクロ録音キー138が設けられる。また、入力選択キー139は、録音ソースとしての入力を選択するために設けられている。この入力選択キー139の操作に応じて、例えばFL管表示部24Aにおいては、現在選択されている録音ソース名が表示されるようになっている。

【0044】ここで、上記図2～図4に示すフロントパネルの様子からも分かるように、STR60、STR対応CD機30、及びSTR対応MD機1は、それぞれが、自機のための表示部75、47、24を有している。換言すれば、例えばSTR及びSTR対応機器から成るシステムを、1つのオーディオコンポーネントシステムとして考えた場合、このコンポーネントシステムとして統合された表示部位というものは設けられてはいないことになる。これは、例えばIEEE1394を介して接続される機器としては、本来、個々に独立した存在であることに対応している。

【0045】1-5. STR(内部)

続いて、STR60、STR対応CD機30、及びSTR対応MD機1の各内部構成について説明を行っていくこととする。

【0046】先ず、図5のブロック図にはSTR60の内部構成例が示されている。STR60においては、オーディオソースとして、IEEE1394バス116を介して送信されてくるオーディオ信号と、自身が備えるチューナのオーディオ信号と、アナログ入力端子78から入力される外部アナログオーディオ信号との3種を入力可能とされる。

【0047】IEEE1394インターフェイス61は、IEEE1394バス116を介して他の外部機器とデータの送受信を行うために設けられる。これにより、STR60としては、外部とのAVデータの送受信、及び各種コマンドの送受信が可能に構成されることとなる。IEEE1394インターフェイス61では、IEEE1394バス116を介して受信したパケットを復調し、復調したパケットに含まれるデータを抽出する。そしてこの抽出したデータを内部データ通信に適合するフォーマットのデータに変換して出力する。例えばIEEE1394バス116を介して他のAV機器から

オーディオデータが送信されてくるとする。IEEE 1394 インターフェイス 61 では、この送信されてきたオーディオデータを受信して、上記パケットに対する復調処理を行い、この場合には例えば IEC 958 といわれるデジタルオーディオデータインターフェイスのデータフォーマットに変換して復調処理部 63 に対して出力する。

【0048】復調処理部 63 においては、入力されたオーディオデータについて、例えば IEC 958 フォーマットに従った所要の復調処理を施してデジタルフィルタ 64 に出力する。

【0049】デジタルフィルタ 64 は、主としては、例えば入力されたオーディオデータについてのジッター除去を行う機能を有している。また、復調処理部 63 から出力されるデータとしては、送信元の機器等の相違に応じて、異なるサンプリング周波数を有しているものであるが、このデジタルフィルタ 64 においては、これらの異なるサンプリングレートを有するオーディオデータについて、44.1 KHz のサンプリング周波数に変換して出力することも行っている。このようにして 44.1 KHz のサンプリング周波数による信号フォーマットに変換されたオーディオデータは、DSP (Digital Signal Processor) 65 に対して入力される。なお、例えば送信元から 44.1 KHz のサンプリング周波数による信号フォーマットによるオーディオデータが送信されてくる場合には、上記復調処理部 63、デジタルフィルタ 64 を介することなく、IEEE 1394 インターフェイス 61 から直接的に DSP 65 に対してオーディオデータを送信するようにもされる。

【0050】DSP 65 においては、オーディオデータに対して各種所要の信号処理を施す。例えば、イコライザ設定に従ったイコライジング処理等もここで実行される。そして信号処理が施されたオーディオデータを A/D・D/A 部 66 のデジタルフィルタ 69 に対して出力する。

【0051】A/D・D/A 部 66 は、オーディオ信号についてのアナログーデジタル変換処理、及びデジタルーアナログ変換処理を行うための回路部位である。この A/D・D/A 部 66 のデジタルフィルタ 69 に入力されたオーディオデータは、D/A コンバータ 68 に入力されることで電圧パルス列としての信号に変換される。そして、I-DAC コンバータ 81 に対して入力される。I-DAC コンバータ 81 では、入力された電圧パルス列を電流に変換する。ここで、図示は省略しているが、基準となるレベルが別系統で与えられており、その基準レベルを操作することで、出力電流を可変することが可能とされており、これを例えば 40 dB 以下のレベル範囲でのボリューム調整に利用することもできるようになっている。

【0052】アンプ 82 では、I-DAC コンバータ 8

1 の出力について増幅を行ってスピーカ出力端子 83 に対して出力する。そして、このスピーカ出力端子 83 にスピーカ SP (L) (R) が接続されていれば、ステレオ音声としての出力が行われることになる。

【0053】チューナ部 77 は、STR 60 内に備えられており、アンテナ 76 にて受信されたラジオ放送の電波について、選局及び復調処理等を行って例えばアナログ音声信号としてセレクト 79 に出力する。また、アナログオーディオ信号入力端子 78 を介して入力されるアナログ音声信号もまたセレクト 79 に対して入力される。

【0054】セレクト 79 では、例えばシステムコントローラ 70 の制御に応じて、チューナ部 77 とアナログオーディオ信号入力端子 78 の何れかを入力ソースとして選択して、選択したアナログオーディオ信号を A/D・D/A 部 66 の A/D コンバータ 67 に対して供給する。A/D コンバータ 67 では入力されてきたアナログオーディオ信号をデジタルオーディオデータに変換する。

【0055】ここで、A/D コンバータ 67 にて得られたデジタルオーディオデータをモニタ音声として出力する場合には、先に述べた、D/A コンバータ 68 → I-DAC コンバータ 81 → アンプ 82 の処理を経てスピーカ SP (L) (R) に対して出力するようにされる。また、例えば録音などのために、A/D コンバータ 67 にて得られたデジタルオーディオデータを IEEE 1394 バス 116 を介して他の AV 機器に送信出力する必要がある場合には、このデジタルオーディオデータを変調処理部 80 に対して出力する。変調処理部 80 では、例えば IEC 958 などのデジタルオーディオデータインターフェイスのフォーマットに適合する変調処理を施して IEEE 1394 インターフェイス 61 に対して出力する。IEEE 1394 インターフェイス 61 では、例えば RAM 62 を利用して、パケット化をはじめとする所要の処理を施して、IEEE 1394 フォーマットに適合するフォーマットに変換する。そして、IEEE 1394 バス 116 を介して、目的の機器に対して送信出力を行う。

【0056】システムコントローラ 70 は、例えば CPU (Central Processing Unit)、ROM 71、RAM 72 などを備えて構成され、STR 60 についての各種動作制御を実行する。

【0057】また、システムコントローラ 70 に対しては、受信部 73 及び操作部 74 からの情報が入力されるようになっている。例えば受信部 73 においては、リモートコントローラ RM から送信されてきた無線のコマンド信号を受信し、この受信したコマンド信号をシステムコントローラ 70 に対して出力する。操作部 74 は、例えばフロントパネルに設けられている各種キーより成るものとされ、この操作部 74 に対して行われた操作に

じた操作情報がシステムコントローラ 70 に対して出力される。システムコントローラ 70 では、上記のようにして入力されてくるコマンド信号及び操作情報にตอบสนองした所要の動作が得られるように、各種制御処理を実行する。また、システムコントローラ 75 は、例えば上記したコマンド信号及び操作情報や、現在の動作状況等に応じた所要の内容の表示が行われるように、表示部 75 に対する表示制御も実行する。この表示部 75 は、前述もしたように、例えば FL 管表示部とセグメント表示部とを備えている。

【0058】1-6. CD 機 (内部)

次に STR 対応 CD 機 30 の内部構成について図 6 のブロック図を参照して説明する。周知のように再生専用のディスクメディアである CD 91 は、前述した本体フロントパネルのディスク挿脱部 159 から挿入されることで、再生可能位置に装填される。再生可能位置に装填された CD 91 は、CD 再生動作時においてスピンドルモータ 31 によって一定線速度 (CLV) で回転駆動される。そして光学ヘッド 32 によって CD 91 にピット形態で記録されているデータが読み出され、RF アンプ 35 に供給される。光学ヘッド 32 において対物レンズ 32a は 2 軸機構 33 によって保持され、トラッキング及びフォーカス方向に変位可能とされる。また光学ヘッド 32 はスレッド機構 34 によって CD 91 の半径方向に移動可能とされる。

【0059】RF アンプ 35 では再生 RF 信号のほか、フォーカスエラー信号、トラッキングエラー信号を生成し、これらのエラー信号はサーボ回路 36 に供給される。サーボ回路 36 はフォーカスエラー信号、トラッキングエラー信号から、フォーカス駆動信号、トラッキング駆動信号、スレッド駆動信号等の各種駆動信号を生成し、2 軸機構 33、及びスレッド機構 34 の動作を制御する。つまり、フォーカスサーボ制御及びトラッキングサーボ制御を実行する。また、RF アンプ 35 において二値化された再生 RF 信号は、タイミングジェネレータ 42 に対しても出力されており、タイミングジェネレータ 42 においては、この再生 RF 信号の波形タイミングに基づいて、タイミング信号を生成して CLV プロセッサ 43 に対して出力する。CLV プロセッサ 43 では、入力されたタイミング信号に基づいて、スピンドルモータ 31 を所要の CLV 速度により回転制御するための駆動信号を生成してスピンドルモータに供給する。これにより、CD 91 を CLV により回転駆動するためのスピンドルサーボ制御が実行される。

【0060】再生 RF 信号はデコーダ 37 に供給される。デコーダ 37 では先ず入力された再生 RF 信号について二値化を行って EFM 信号を得る。そして、この EFM 信号について EFM 復調、CIRC デコード等を行なって CD 91 から読み取られた情報を 16 ビット量子化、44.1KHz サンプリングのフォーマットのオーディオ

データにデコードする。

【0061】またデコーダ 37 ではサブコード等の制御データも抽出可能な構成を採っている。サブコードとしてのデータ部分は、サブコードプロセッサ 44 に供給され、ここでサブコードとしての適正なデータに整えられる。また、特に CD のリードインエリアに記録されているサブコードのサブ Q データとして記録されている TOC (Table Of Contents) 情報を抽出することも行われる。これらのサブコードデータ、TOC はシステムコントローラ 50 に供給されることで、例えば各種制御に用いられる。システムコントローラ 50 は、この CD 機としての所要の各種動作が実行されるように各種制御処理を実行する。

【0062】また、RF アンプ 35 にて二値化された再生 RF 信号は、PLL 回路 39 に対しても供給される。PLL 回路 39 は、入力された EFM 信号のチャンネルビットに同期したクロックを出力する。このクロックの周波数としては、定常の 1 倍速では 4.3218MHz とされる。そして、このクロックは、例えばデコーダ 37 以降の信号処理回路系のクロックとして利用される。

【0063】この場合、デコーダ 37 から出力されるオーディオデータは、D/A コンバータ 38 及び IEEE 1394 インターフェイス 49 に対して分岐して出力される。D/A コンバータ 38 に入力されたオーディオデータはアナログオーディオ信号に変換され、アンプ 40 を介して外部アナログオーディオ出力端子 41 に対して出力されるようになっている。また、デコーダ 37 から IEEE 1394 インターフェイス 49 に入力されるオーディオデータは、IEEE 1394 のフォーマットに適合するデータに変換され、IEEE 1394 バス 116 を介して外部機器に対して送信出力される。また、IEEE 1394 インターフェイス 49 では、外部から送信されてくるコマンド等のデータを受信することも行う。そして、例えばシステムコントローラ 50 は、この受信されたコマンドの内容に応じて適宜所要の処理を実行する。

【0064】CD 91 の再生時には、CD 91 に記録されている管理情報、即ち TOC を読み出す必要がある。システムコントローラ 50 はこの管理情報に応じて CD 91 に収録されたトラック数、各トラックのアドレスなどを判別し、再生動作制御を行うことになる。このためシステムコントローラ 50 は CD 91 が装填された際に TOC が記録されたディスクの最内周側 (リードインエリア) の再生動作を実行させることによって読み出し、前述のようにして TOC 情報を抽出する。そして、この TOC を例えばワーク RAM 52 に記憶させておき、以後その CD 91 に対する再生動作の際に参照できるようにしている。

【0065】システムコントローラ 50 は、CPU、内部インターフェース部等を備えたマイクロコンピュータ

とされ、上述してきた各種動作の制御を行う。また、プログラムROM 28には、このSTR対応CD機30における各種動作を実現するためのプログラム等が格納され、ワークRAM 29には、システムコントローラ11が各種処理を実行するのに必要なデータやプログラム等が適宜保持される。

【0066】ところで周知のように、CDの規格として、サブコードにはテキストデータを挿入することが可能とされ、例えばディスクタイトルやトラックネームなどに利用することができるようにされている。そして、本実施の形態のSTR対応CD機30は、このCDのテキストデータに対応している。つまり、CDのサブコード内のテキストデータに基づいての文字表示を表示部47に対して行うことができる。このために、本実施の形態のSTR対応CD機30にはCDテキストデコーダ45及びCDテキストメモリ46が備えられる。例えばサブコードプロセッサ44にて得られたサブコードデータは、CDテキストデコーダ45に対して入力されるようになっている。そして、CDテキストデコーダ45においては、入力されたサブコードデータにCDテキストデータが挿入されているのであればデコード処理を施してテキストデータを得るようにされる。このようにして得られたテキストデータは、システムコントローラ50の制御によってCDテキストメモリ46に対して記憶される。以降、システムコントローラ50は、必要に応じてCDテキストメモリ46からテキストデータの読み出しを行い、表示部47のFL管表示部にて、そのテキストデータが文字として表示されるように制御処理を実行する。

【0067】操作部48は、本体フロントパネルに設けられている各種キーより成るものとされる。なお、ここでは図示していないが、操作部48としては、例えば赤外線リモートコマンダーによる遠隔操作機能が付加されてもよい。

【0068】また表示部47ではCD91の再生時などに所要の表示動作が行われる。例えば総演奏時間、再生や録音時の進行時間などの時間情報や、トラックナンバー、CDのディスクネームやトラックネームなどのネーム情報、動作状態、動作モードなどの各種の表示がシステムコントローラ50の制御に基づいて行われる。この表示部47も、前述したように、FL管表示部とセグメント表示部とを備える。

【0069】1-7. MD機 (内部)

図7のブロック図は、MDレコーダ/プレーヤであるSTR対応MD機1の内部構成を示している。オーディオデータが記録再生される光磁気ディスク(ミニディスク)90は、スピンドルモータ2により回転駆動される。そして光磁気ディスク90に対しては記録/再生時に光学ヘッド3によってレーザ光が照射される。

【0070】光学ヘッド3は、記録時には記録トラック

をキュリー温度まで加熱するための高レベルのレーザ出力を行い、また再生時には磁気カー効果により反射光からデータを検出するための比較的低レベルのレーザ出力を行う。このため、光学ヘッド3にはレーザ出力手段としてのレーザダイオード、偏光ビームスプリッタや対物レンズ等からなる光学系、及び反射光を検出するためのディテクタ等が搭載されている。対物レンズ3aは2軸機構4によってディスク半径方向及びディスクに接離する方向に変位可能に保持されている。

【0071】また、ディスク90を挟んで光学ヘッド3と対向する位置に磁気ヘッド6aが配置されている。磁気ヘッド6aは供給されたデータによって変調された磁界を光磁気ディスク90に印加する動作を行う。光学ヘッド3全体及び磁気ヘッド6aは、スレッド機構5によりディスク半径方向に移動可能とされている。

【0072】再生動作によって、光学ヘッド3によりディスク90から検出された情報はRFアンプ7に供給される。RFアンプ7は供給された情報の演算処理により、再生RF信号、トラッキングエラー信号TE、フォーカスエラー信号FE、グループ情報(光磁気ディスク90にプリグループ(ウォブリンググループ)として記録されている絶対位置情報)GFM等を抽出する。抽出された再生RF信号はエンコーダ/デコーダ部8に供給される。また、トラッキングエラー信号TE、フォーカスエラー信号FEはサーボ回路9に供給され、グループ情報GFMはアドレスデコーダ10に供給される。

【0073】サーボ回路9は供給されたトラッキングエラー信号TE、フォーカスエラー信号FEや、マイクロコンピュータにより構成されるシステムコントローラ11からのトラックジャンプ指令、アクセス指令、スピンドルモータ2の回転速度検出情報等により各種サーボ駆動信号を発生させ、2軸機構4及びスレッド機構5を制御してフォーカス及びトラッキング制御を行い、またスピンドルモータ2を一定線速度(CLV)に制御する。

【0074】アドレスデコーダ10は供給されたグループ情報GFMをデコードしてアドレス情報を抽出する。このアドレス情報はシステムコントローラ11に供給され、各種の制御動作に用いられる。また再生RF信号についてはエンコーダ/デコーダ部8においてEFM復調、CIRC等のデコード処理が行われるが、このときアドレス、サブコードデータなども抽出され、システムコントローラ11に供給される。

【0075】エンコーダ/デコーダ部8でEFM復調、CIRC等のデコード処理されたオーディオデータ(セクターデータ)は、メモリコントローラ12によって一旦バッファメモリ13に書き込まれる。なお、光学ヘッド3によるディスク90からのデータの読み取り及び光学ヘッド3からバッファメモリ13までの系における再生データの転送は1.41Mbit/secで、しかも通常は間欠的に行われる。

【0076】バッファメモリ13に書き込まれたデータは、再生データの転送が0.3Mbit/secとなるタイミングで読み出され、エンコーダ/デコーダ部14に供給される。そして、音声圧縮処理に対するデコード処理等の再生信号処理を施され、44.1KHz サンプリング、16ビット量子化のデジタルオーディオ信号とされる。このデジタルオーディオ信号はD/A変換器15によってアナログ信号とされ、出力処理部16でレベル調整、インピーダンス調整等が行われてライン出力端子17からアナログオーディオ信号Aoutとして外部機器に対して出力される。またヘッドホン出力HPoutとしてヘッドホン出力端子27に供給され、接続されるヘッドホンに出力される。

【0077】また、エンコーダ/デコーダ部14でデコードされた状態のデジタルオーディオ信号は、デジタルインターフェース部22に供給されることで、デジタル出力端子21からデジタルオーディオデータDoutとして外部機器に出力することもできる。例えば光ケーブルによる伝送形態で外部機器に出力される。

【0078】光磁気ディスク90に対して記録動作が実行される際には、ライン入力端子18に供給されるアナログオーディオ信号Ainは、A/D変換器19によってデジタルオーディオデータに変換された後、エンコーダ/デコーダ部14に供給され、音声圧縮エンコード処理を施される。または外部機器からデジタル入力端子20にデジタルオーディオデータDinが供給された場合は、デジタルインターフェース部22で制御コード等の抽出が行われるとともに、そのデジタルオーディオデータがエンコーダ/デコーダ部14に供給され、音声圧縮エンコード処理を施される。なお図示していないがマイクロホン入力端子を設け、マイクロホン入力を記録信号として用いることも当然可能である。

【0079】エンコーダ/デコーダ部14によって圧縮された記録データはメモリコントローラ12によって一旦バッファメモリ13に書き込まれて蓄積されていた後、所定量のデータ単位毎に読み出されてエンコーダ/デコーダ部8に送られる。そしてエンコーダ/デコーダ部8でCIRCエンコード、EFM変調等のエンコード処理された後、磁気ヘッド駆動回路6に供給される。

【0080】磁気ヘッド駆動回路6はエンコード処理された記録データに応じて、磁気ヘッド6aに磁気ヘッド駆動信号を供給する。つまり、光磁気ディスク90に対して磁気ヘッド6aによるN又はSの磁界印加を実行させる。また、このときシステムコントローラ11は光学ヘッドに対して、記録レベルのレーザ光を出力するように制御信号を供給する。

【0081】この操作部23もまた、例えば本体フロントパネルに設けられた各種キーより成るものとされる。この操作部23に対して行われた操作により出力される操作情報はシステムコントローラ11に入力され、シス

テムコントローラ11は操作情報に応じた動作制御を実行することになる。

【0082】なお、周知のようにMDに対応する記録再生装置では、トラック（プログラム）分割、トラック連結、トラック消去、トラックネーム入力、ディスクネーム入力などのプログラム編集を行うことができるようになっているが、これらの操作は比較的煩雑でもあるため、例えば図示しないリモートコントローラから送信される操作コマンド信号を受信可能な構成を設けるようにすることが実際としては好ましく、このようにすれば、上記したような各種プログラム編集に関する操作をリモートコントローラに設けられているキーに対する操作によって行うようにすることが可能になる。

【0083】表示部24の表示動作はシステムコントローラ11によって制御される。即ちシステムコントローラ11は表示動作を実行させる際に表示すべきデータを表示部24内の表示ドライバに送信する。表示ドライバは供給されたデータに基づいて液晶パネルなどによるディスプレイの表示動作を駆動し、所要の数字、文字、記号などの表示を実行させる。表示部24においては、記録/再生しているディスクの動作モード状態、トラックナンバ、記録時間/再生時間、編集動作状態等が示される。またディスク90には主データたるプログラムに付随して管理される文字情報（トラックネーム等）が記録できるが、その文字情報の入力の際の入力文字の表示や、ディスクから読み出した文字情報の表示などが実行される。さらに本実施の形態の場合、ディスク90には、プログラムとしての楽曲等のデータとは独立したデータファイルとなる副データ（AUXデータ）を記録することも可能とされる。AUXデータとしてのデータファイルは、文字、静止画などの情報となるが、これらの文字や静止画は表示部24により表示出力可能とされる。

【0084】本実施の形態では、AUXデータである静止画及び文字を表示部24に表示させるための構成として、JPEGデコーダ26が備えられる。即ち、本実施の形態においては、AUXデータとしてのデータファイルである静止画データは、JPEG (Joint Photographic Coding Experts Group) 方式により圧縮されたファイル形式で記録される。JPEGデコーダ26では、ディスク90にて再生されて例えばバッファメモリ13に蓄積された静止画データのファイルをメモリコントローラ12を介して入力し、JPEG方式に従った伸張処理を施して表示部24に出力する。これにより、AUXデータである静止画データが表示部24にて表示されることになる。なお、この場合の表示部24としても、先に述べたように、FL管表示部とセグメント表示部を備えて成るものである。

【0085】システムコントローラ11は、CPU、内部インターフェース部等を備えたマイクロコンピュータ

10

20

30

40

50

とされ、上述してきた各種動作の制御を行う。また、プログラムROM28には、当該記録再生装置における各種動作を実現するためのプログラム等が格納され、ワークRAM29には、システムコントローラ11が各種処理を実行するのに必要なデータやプログラム等が適宜保持される。

【0086】ところで、ディスク90に対して記録/再生動作を行う際には、ディスク90に記録されている管理情報、即ちP-TOC（プリマスタートOC）、U-TOC（ユーザーTOC）を読み出す必要がある。システムコントローラ11はこれらの管理情報に応じてディスク90上の記録すべきエリアのアドレスや、再生すべきエリアのアドレスを判別することとなる。この管理情報はバッファメモリ13に保持される。そして、システムコントローラ11はこれらの管理情報を、ディスク90が装填された際に管理情報の記録されたディスクの最内周側の再生動作を実行させることによって読み出し、バッファメモリ13に記憶しておき、以後そのディスク90に対するプログラムの記録/再生/編集動作の際に参照できるようにしている。

【0087】また、U-TOCはプログラムデータの記録や各種編集処理に応じて書き換えられるものであるが、システムコントローラ11は記録/編集動作のたびに、U-TOC更新処理をバッファメモリ13に記憶されたU-TOC情報に対して行い、その書換動作に応じて所定のタイミングでディスク90のU-TOCエリアについても書き換えるようにしている。

【0088】またディスク90にはプログラムとは別にAUXデータファイルが記録されるが、そのAUXデータファイルの管理のためにディスク90上にはAUX-TOCが形成される。システムコントローラ11はU-TOCの読出の際にAUX-TOCの読出も行い、バッファメモリ13に格納して必要時にAUXデータの管理状態を参照できるようにしている。またシステムコントローラ11は必要に応じて所定タイミングで（もしくはAUX-TOCの読出の際に同時に）AUXデータファイルを読み込み、バッファメモリ13に格納する。そしてAUX-TOCで管理される出力タイミングに応じて表示部24や、IEEE1394インターフェイス25を介した外部機器における文字や画像の出力動作を実行させる。

【0089】IEEE1394インターフェイス25によっては、オーディオデータの送受信が可能とされている。つまり、本実施の形態のMDレコーダ/プレーヤにあっては、IEEE1394バス116を介して送信されてきたオーディオデータをIEEE1394インターフェイス25により受信し、この受信したオーディオデータをディスク90に対して記録することができるようになっている。ここで、送信されてきたオーディオデータが例えば、サンプリング周波数44.1KHz、量子

化ビット16ビットのフォーマットであれば、システムコントローラ11を介するようにして、エンコーダ/デコーダ部14に転送して、データ圧縮処理を施すようにされる。これに対して、送信されてきたオーディオデータが、当該MDレコーダ/プレーヤに適合した方式によって圧縮処理された圧縮オーディオデータであるとすれば、システムコントローラ11を介するようにして、メモリコントローラ12に転送するようにされる。なお、当然のこととして、このIEEE1394インターフェイス25によってもコマンドの送受信が可能とされ、例えばシステムコントローラ11は、受信したコマンドの内容に応じて所要の処理を実行する。

【0090】2. IEEE1394による本実施の形態のデータ通信

2-1. 概要

以降、本実施の形態としてのIEEE1394規格に従ったデータ通信について説明する。

【0091】IEEE1394は、シリアルデータ通信の規格の1つとされる。このIEEE1394によるデータ伝送方式としては、周期的に通信を行うIsynchronous通信方式と、この周期と関係なく非同期で通信するAsynchronous通信方式が存在する。一般に、Isynchronous通信方式はデータの送受信に用いられ、Asynchronous通信方式は各種制御コマンドの送受信に用いられる。そして、1本のケーブルを使用して、これら2種類の通信方式によって送受信を行うことが出来るようにされている。そこで以降、上記したIEEE1394規格による本実施の形態の送信形態を前提として、本実施の形態としての説明を行っていくこととする。

【0092】2-2. スタックモデル

図8は、本実施の形態が対応するIEEE1394のスタックモデルを示している。IEEE1394フォーマットにおいては、Asynchronous系（400）とIsynchronous系（500）とに大別される。ここで、Asynchronous系（400）とIsynchronous系（500）に共通な層として、最下位にPhysical Layer（301）（物理層）が設けられ、その上位にLink Layer（302）（リンク層）が設けられる。Physical Layer（301）はハードウェア的な信号伝送を司るためのレイヤであり、Link Layer（302）はIEEE1394バスを例えば、機器毎に規定された内部バスに変換するための機能を有する層とされる。

【0093】Physical Layer（301）、Link Layer（302）、及び次に説明するTransaction Layer（401）は、Event/Control/ConfigurationのラインによってSerial Bus Ma

management 303とリンクされる。また、AV Cable/Connector 304は、AVデータ伝送のための物理的なコネクタ、ケーブルを示している。

【0094】Asynchronous系(400)における上記Link Layer(302)の上位には、Transaction Layer(401)が設けられる。Transaction Layer(401)は、IEEE1394としてのデータ伝送プロトコルを規定する層とされ、基本的なAsynchronous Transactionとしては、後述するようにして、Write Transaction, Read Transaction, Lock Transactionが規定される。

【0095】そして、Transaction Layer(401)の上層に対してFCP(Function Control Protocol)(402)が規定される。FCP(402)は、AV/C Command(AV/C Digital Interface Command Set)(403)として規定された制御コマンドを利用することで、各種AV機器に対するコマンド制御を実行することが出来るようになっている。

【0096】また、Transaction Layer(401)の上層に対しては、Connection Management Procedures(505)を利用して、後述するPlug(IEEE1394における論理的な機器接続関係)を設定するためのPlug Control Registers(404)が規定される。

【0097】Isochronous系(500)におけるLink Layer(302)の上位には、CIP Header Format(501)が規定され、このCIP Header Format(501)に管理される形態で、SD-DVCR Realtime Transmission(502), HD-DVCR Realtime Transmission(503), SDL-DVCR Realtime Transmission(504), MPEG2-TS Realtime Transmission(505), Audio and Music Realtime Transmission(506)等の伝送プロトコルが規定されている。

【0098】SD-DVCR Realtime Transmission(502), HD-DVCR Realtime Transmission(503), SDL-DVCR Realtime Transmission(504)は、それぞれ、デジタルVTR(Video Tape Recorder)に対応するデータ伝送プロトコルである。SD-DVCR Realtime Transmission(502)が扱うデータは、SD-DVCR recording format(508)の規定に従って得られたデータシーケンス(SD-DVCR data sequence(507))とされる。また、HD-DVCR Realtime Transmission(503)が扱うデータは、HD-DVCR recording format(510)の規定に従って得られたデータシーケンス(SD-DVCR data sequence(509))とされる。SDL-DVCR Realtime Transmission(504)が扱うデータは、SDL-DVCR recording format(512)の規定に従って得られるデータシーケンス(SD-DVCR data sequence(511))となる。

【0099】MPEG2-TS Realtime Transmission(505)は、例えばデジタル衛星放送に対応するチューナ等に対応する伝送プロトコルで、これが扱うデータは、DVB recording format(514)或いはATV recording format(515)の規定に従って得られるデータシーケンス(MPEG2-TS data sequence(513))とされる。

【0100】また、Audio and Music Realtime Transmission(506)は、例えば本実施の形態のMDシステムを含むデジタルオーディオ機器全般に対応する伝送プロトコルであり、これが扱うデータは、Audio and Music recording format(517)の規定に従って得られるデータシーケンス(Audio and Music data sequence)とされる。

【0101】2-3. 信号伝送形態

図9は、IEEE1394バスとして実際に用いられるケーブルの構造例を示している。この図においては、コネクタ600Aと600Bがケーブル601を介して接続されていると共に、ここでは、コネクタ600Aと600Bのピン端子として、ピン番号1~6の6ピンが使用される場合を示している。コネクタ600A, 600Bに設けられる各ピン端子については、ピン番号1は電源(VP)、ピン番号2はグランド(VG)、ピン番号3はTPB1、ピン番号4はTPB2、ピン番号5はTPA1、ピン番号6はTPA2とされている。そして、コネクタ600A-600B間の各ピンの接続形態は、ピン番号1(VP)-ピン番号1(VP)、ピン番号2(VG)-ピン番号2(VG)、ピン番号3(TPB1)-ピン番号5(TPA1)、ピン番号4(TPB2)-ピン番号6(TPA2)、ピン番号5(TPA1)-ピン番号3(TPB1)、ピン番号6(TPA2)-ピン番号3(TPB2)のようになっている。そして、上記ピン接続の組のうち、

ピン番号3 (TPB1) - ピン番号5 (TPA1)
 ピン番号4 (TPB2) - ピン番号6 (TPA2)
 の2本のツイスト線の組により、差動で信号を相互伝送する信号線601Aを形成し、
 ピン番号5 (TPA1) - ピン番号3 (TPB1)
 ピン番号6 (TPA2) - ピン番号3 (TPB2)
 の2本のツイスト線の組により、差動で信号を相互伝送する信号線601Bを形成している。

【0102】上記2組の信号線601A及び信号線601Bにより伝送される信号は、図10(a)に示すデータ信号(Data)と、図10(b)に示すストロブ信号(Strobe)である。図10(a)に示すデータ信号は、信号線601A又は信号線601Bの一方を使用してTPB1, 2から出力され、TPA1, 2に入力される。また、図10(b)に示すストロブ信号は、データ信号と、このデータ信号に同期する伝送クロックとについて所定の論理演算を行うことによって得られる信号であり、実際の伝送クロックよりは低い周波数を有する。このストロブ信号は、信号線601A又は信号線601Bのうち、データ信号伝送に使用していない他方の信号線を使用して、TPA1, 2から出力され、TPB1, 2に入力される。

【0103】例えば、図10(a), 図10(b)に示すデータ信号及びストロブ信号が、或るIEEE1394対応の機器に対して入力されたとすると、この機器においては、入力されたデータ信号とストロブ信号とについて所定の論理演算を行って、図10(c)に示すような伝送クロック(Clock)を生成し、所要の入力データ信号処理に利用する。IEEE1394フォーマットでは、このようなハードウェア的データ伝送形態を採ることで、高速な周期の伝送クロックをケーブルによって機器間で伝送する必要をなくし、信号伝送の信頼性を高めるようにしている。なお、上記説明では6ピンの仕様について説明したが、IEEE1394フォーマットでは電源(VP)とグランド(VG)を省略して、2組のツイスト線である信号線601A及び信号線601Bのみからなる4ピンの仕様も存在する。

【0104】2-4. 機器間のバス接続

図11は、IEEE1394バスによる機器間接続の形態例を模式的に示している。この図では、機器A, B, C, D, Eの5台の機器(Node)がIEEE1394バス(即ちケーブルである)によって相互通信可能に接続されている場合が示されている。IEEE1394インターフェイスでは、機器A, B, CのようにしてIEEE1394バスにより直列的に接続するいわゆる

「ディージチェーン接続」が可能とされる。また、図11の場合であれば、機器Aと、機器B, D, E間の接続形態に示すように、或る機器と複数機器とが並列的に接続されるいわゆる「ブランチ接続」も可能とされる。システム全体としては、このブランチ接続と上記ディージ

チェーン接続とを併用して最大63台の機器(Node)を接続可能とされる。但し、ディージチェーン接続によっては、最大で16台(16ポップ)までの接続が可能とされている。また、SCSIで必要とされるターミネータはIEEE1394インターフェイスでは不要である。そしてIEEE1394インターフェイスでは、上記のようにしてディージチェーン接続又はブランチ接続により接続された機器間で相互通信を行うことが可能とされている。つまり、図11の場合であれば、機器A, B, C, D, E間の任意の複数機器間での相互通信が可能とされる。

【0105】また、IEEE1394バスにより複数の機器接続を行ったシステム(以降はIEEE1394システムともいう)内では、機器ごとに割与えられるNode IDを設定する処理が実際には行われる。この処理を、図12により模式的に示す。ここで、図12(a)に示す接続形態によるIEEE1394システムにおいて、ケーブルの抜き差し、システムにおける或る機器の電源のオン/オフ、PHY(Physical Layer Protocol)での自発発生処理等があったとすると、IEEE1394システム内においてはバスリセットが発生する。これにより、各機器A, B, C, D, E間においてIEEE1394バスを介して全ての機器にバスリセット通知を行う処理が実行される。

【0106】このバスリセット通知の結果、図12(b)に示すようにして、通信(Child-Notify)を行うことで隣接する機器端子間で親子関係が定義される。つまり、IEEE1394システム内における機器間のTree構造を構築する。そして、このTree構造の構築結果に従って、ルートとしての機器が定義される。ルートとは、全ての端子が子(Child)として定義された機器であり、図12(b)の場合であれば、機器Bがルートとして定義されていることになる。逆に言えば、例えばこのルートとしての機器Bと接続される機器Aの端子は親(Parent)として定義されているものである。

【0107】上記のようにしてIEEE1394システム内のTree構造及びルートが定義されると、続いて、図12(c)に示すようにして、各機器から、自己のNode-IDの宣言としてSelf-IDパケットが出力される。そしてルートがこのNode-IDに対して順次承認(grant)を行っていくことにより、IEEE1394システム内における各機器のアドレス、つまりNode-IDが決定される。

【0108】2-5. パケット

IEEE1394フォーマットでは、図13に示すようにしてIsochronous cycle(nominal cycle)の周期を繰り返すことによって送信を行う。この場合、1 Isochronous cycleは、125μsecとされ、帯域としては100

MHzに相当する。なお、Isochronous cycleの周期としては $125\mu\text{sec}$ 以外とされても良いことが規定されている。そして、このIsochronous cycleごとに、データをパケット化して送信する。

【0109】この図に示すように、Isochronous cycleの先頭には、Isochronous cycleの開始を示すCycle Start Packetが配置される。このCycle Start Packetは、ここでの詳しい説明は省略するが、Cycle Masterとして定義されたIEEE 1394システム内の特定の1機器によってその発生タイミングが指示される。Cycle Start Packetに続いては、Isochronous Packetが優先的に配置される。Isochronous Packetは、図のように、チャンネルごとにパケット化されたうえで時分割的に配列されて転送される (Isochronous subactions)。また、Isochronous subactions 10 内においてパケット毎の区切りには、Isochronous gapといわれる休止区間 (例えば $0.05\mu\text{sec}$) が設けられる。このように、IEEE 1394システムでは、1つの伝送線路によってIsochronousデータをマルチチャンネルで送受信することが可能とされている。

【0110】ここで、例えば本実施の形態のMDレコーダ/プレーヤが対応する圧縮オーディオデータ (以降はATRACデータともいう) をIsochronous方式により送信することを考えた場合、ATRACデータが1倍速の転送レート 1.4Mbps であるとすれば、 $125\mu\text{sec}$ であるIsochronous cycle周期ごとに、少なくともほぼ20数MバイトのATRACデータをIsochronous Packetとして伝送すれば、時系列的な連続性 (リアルタイム性) が確保されることになる。例えば、或る機器がATRACデータを送信する際には、ここでの詳しい説明は省略するが、IEEE 1394システム内のIRM (Isochronous Resource Manager) に対して、ATRACデータのリアルタイム送信が確保できるだけ、Isochronous パケットのサイズを要求する。IRM 40 では、現在のデータ伝送状況を監視して許可/不許可を与え、許可が与えられれば、指定されたチャンネルによって、ATRACデータをIsochronous Packetにパケット化して送信することが出来る。これがIEEE 1394インターフェイスにおける帯域予約といわれるものである。

【0111】Isochronous cycleの帯域内においてIsochronous subactionsが使用していない残る帯域を用いて、Asynchronous subactions、即ちAsyn 50

chronousのパケット送信が行われる。図13では、Packet A, Packet Bの2つのAsynchronous Packetが送信されている例が示されている。Asynchronous Packetの後には、ack gap ($0.05\mu\text{sec}$) の休止期間を挟んで、ACK (Acknowledge) といわれる信号が付随する。ACKは、後述するようにして、Asynchronous Transactionの過程において、何らかのAsynchronousデータの受信が有ったことを送信側 (Controller) に知らせるためにハードウェア的に受信側 (Target) から出力される信号である。また、Asynchronous Packet及びこれに続くACKからなるデータ伝送単位の前後には、 $10\mu\text{sec}$ 程度のsubaction gapといわれる休止期間が設けられる。ここで、Isochronous PacketによりATRACデータを送信し、上記ATRACデータに付随するとされるAUXデータファイルをAsynchronous Packetにより送信するようにすれば、見かけ上、ATRACデータとAUXデータファイルとを同時に送信することが可能となるものである。

【0112】2-6. トランザクションルール

図14 (a) の処理遷移図には、Asynchronous通信における基本的な通信規則 (トランザクションルール) が示されている。このトランザクションルールは、FCPによって規定される。図14 (a) に示すように、先ずステップS11により、Requester (送信側) は、Responder (受信側) に対してRequestを送信する。Responderでは、このRequestを受信する (ステップS12) と、先ずAcknowledgeをRequesterに返送する (ステップS13)。送信側では、Acknowledgeを受信することで、Requestが受信側にて受信されたことを認知する (ステップS14)。この後、Responderは先のステップS12にて受信したRequestに対する応答として、ResponseをRequesterに送信する (ステップS15)。Requesterでは、Responseを受信し (ステップS16)、これに回答してResponderに対してAcknowledgeを送信する (ステップS17)。ResponderではAcknowledgeを受信することで、Responseが送信側にて受信されたことを認知する。

【0113】上記図14 (a) により送信されるRequest Transactionとしては、図14 (b) の左側に示すように、Write Request、Read Request、Lock Requestの3種類に大別して定義されている。Write Requestは、データ書き込みを要求するコマンドであり、Read Requestはデータの読み出し

を要求するコマンドである。Lock Request はここでは詳しい説明は省略するが、swap compare、マスクなどのためのコマンドである。

【0114】また、Write Requestは、後に図示して説明するAsynchronous Packet (AV/C Command Packet) に格納するコマンド (operand) のデータサイズに応じてさらに3種類が定義される。Write Request (data quadlet) は、Asynchronous Packetのヘッダサイズのみによりコマンドを送信する。Write Request (data block: data length=4 byte)、Write Request (data block: data length≠4 byte) は、Asynchronous Packetとしてヘッダに対してdata blockを付加してコマンド送信を行うもので、両者は、data blockに格納されるoperandのデータサイズが4バイトであるかそれ以上であるかが異なる。

【0115】Read Requestも同様にして、Asynchronous Packetに格納するoperandのデータサイズに応じて、Read Request (data quadlet)、Read Request (data block: data length=4 byte)、Read Request (data block: data length≠4 byte) の3種類が定義されている。

【0116】また、Response Transactionとしては、図14 (b) の右側に示されている。上述した3種のWrite Requestに対しては、Write Response或いはNo Responseが定義される。また、Read Request (data quadlet) に対してはRead Response (data quadlet) が定義され、Read Request (data block: data length=4 byte)、又はRead Request (data block: data length≠4 byte) に対しては、Read Response (data block) が定義される。

【0117】Lock Requestに対しては、Lock Responseが定義される。

【0118】2-7. アドレッシング

図15は、IEEE1394バスのアドレッシングの構造を示している。図15 (a) に示すように、IEEE1394フォーマットでは、バスアドレスのレジスタ (アドレス空間) として64ビットが用意される。このレジスタの上位10ビットの領域は、IEEE1394バスを識別するためのバスIDを示し、図15 (b) に示すようにしてバスIDとしてbus #0~#1022

の計1023のバスIDを設定可能としている。bus #1023はlocal busとして定義されている。

【0119】図15 (a) においてバスアドレスに続く6ビットの領域は、上記バスIDにより示されるIEEE1394バスごとに接続されている機器のNode IDを示す。Node IDは、図15 (c) に示すようにして、Node #0~#62までの63のNode IDを識別可能としている。上記バスID及びNode IDを示す計16ビットの領域は、後述するAV/C Command Packetのヘッダにおけるdestination IDに相当するもので、このバスID及びNode IDによって、或るバスに接続された機器がIEEE1394システム上で特定される。

【0120】図15 (a) においてNode IDに続く20ビットの領域は、register spaceであり、このregister spaceに続く28ビットの領域は、register addressである。register spaceの値は最大で [FF FFh] とされて、図15 (d) に示すregisterを示し、このregisterの内容が、図15 (e) に示すようにして定義される。register addressは、図15 (e) に示すレジスタのアドレスを指定している。

【0121】簡単に説明すると、図15 (e) のレジスタにおいて、例えばアドレス512 [0 00 02 00h] から始まるSerial Bus-dependent Registersを参照することで、Isynchronous cycleのサイクルタイムや、空きチャンネルの情報が得られる。また、アドレス1024 [0 00 04 00h] から始まるConfiguration ROMには、Node Unique ID、及びsubunit ID等のNodeに関する所要の情報が格納される。これらNode Unique ID、及びsubunit IDは、実際にそのデバイスがIEEE1394バスに接続されたときに、その接続関係を確立する際などに必要となるものである。

【0122】Node Unique IDは、デバイスごとに固有とされ、8バイトによって表現されるデバイス情報であり、たとえ同一機種間であっても、同じNode Unique IDを有している他の機器は無いものとされる。

【0123】また、subunit IDとしては、そのNodeとしての機器の製造メーカー名を示すVendor Name (module_vender_ID) や、Nodeとしての機器の機種名を示すModel Name (model_ID) 等の情報を有して形成される。

【0124】Node Unique IDは、デバイスごとに固有とされ、8バイトによって表現されるデバ

イス識別情報であり、たとえ同一機種間であっても、同じNode Unique IDを有している機器は無いものとされる。また、Vender Nameは、そのNodeの製造メーカー名を示す情報であり、Model Nameは、そのNodeの機種を示す情報である。従って、これらVender Name及びModel Nameを共通に有する機器は存在することになる。従って、Configuration ROMの内容を参照することで、その機種に付されているNode Unique IDを識別することができ、また、subunit IDの内容からは、そのNodeの製造メーカー、及び機種等を識別することが可能になる。なお、Node Unique IDは必須であるのに対して、Vender Name, Model Nameはオプションであり、必ずしも機器に対してセットしておく必要は無いものとされている。

【0125】2-8. CIP

図16は、CIP(Common Isochronous Packet)の構造を示している。つまり、図13に示したIsochronous Packetのデータ構造である。例えば、本実施の形態のシステムであれば、MDレコーダ/プレーヤが対応する記録再生データの1つであるATRACデータ(オーディオデータ)や、CDフォーマットのオーディオデータは、IEEE1394通信においては、Isochronous通信によりデータの送受信が行われる。つまり、リアルタイム性が維持されるだけのデータ量をこのIsochronous Packetに格納して、1 Isochronous cycle毎に順次送信するものである。

【0126】CIPの先頭32ビット(1 quadlet)は、1394パケットヘッダとされている。1394パケットヘッダにおいて上位から順に16ビットの領域は、data__length、続く2ビットの領域はtag、続く6ビットの領域はchannel、続く4ビットはtcode、続く4ビットは、syとされている。そして、1394パケットヘッダに続く1 quadletの領域はheader__CRCが格納される。

【0127】header__CRCに続く2 quadletの領域がCIPヘッダとなる。CIPヘッダの上位quadletの上位2バイトには、それぞれ‘0’ ‘0’が格納され、続く6ビットの領域はSID(送信ノード番号)を示す。SIDに続く8ビットの領域はDBS(データブロックサイズ)であり、データブロックのサイズ(パケット化の単位データ量)が示される。続いては、FN(2ビット)、QPC(3ビット)の領域が設定されており、FNにはパケット化する際に分割した数が示され、QPCには分割するために追加したquadlet数が示される。SPH(1ビット)にはソースパケットのヘッダのフラグが示され、DBCにはパケットの欠落を検出するカウンタの値が格納される。

【0128】CIPヘッダの下位quadletの上位2バイトにはそれぞれ‘0’ ‘0’が格納される。そして、これに続いてFMT(6ビット)、FDF(24ビット)の領域が設けられる。FMTには信号フォーマット(伝送フォーマット)が示され、ここに示される値によって、当該CIPに格納されるデータ種類(データフォーマット)が識別可能となる。具体的には、MPEGストリームデータ、Audioストリームデータ、デジタルビデオカメラ(DV)ストリームデータ等の識別が可能になる。このFMTにより示されるデータフォーマットは、例えば図8に示した、CIP Header Format(401)に管理される、SD-DVCR Realtime Transmission(502), HD-DVCR Realtime Transmission(503), SDL-DVCR Realtime Transmission(504), MPEG2-TS Realtime Transmission(505), Audio and Music Realtime Transmission(506)等の伝送プロトコルに対応する。FDFは、フォーマット依存フィールドであり、上記FMTにより分類されたデータフォーマットについて更に細分化した分類を示す領域とされる。オーディオに関するデータで有れば、例えばリニアオーディオデータであるのか、MIDIデータであるのかといった識別が可能になる。例えば本実施の形態のATRACデータであれば、先ずFMTによりAudioストリームデータの範疇にあるデータであることが示され、FDFに規定に従った特定の値が格納されることで、そのAudioストリームデータはATRACデータであることが示される。

【0129】ここで、例えばFMTによりMPEGであることが示されている場合、FDFにはTSF(タイムシフトフラグ)といわれる同期制御情報が格納される。また、FMTによりDVCR(デジタルビデオカメラ)であることが示されている場合、FDFは、図16の下に示すように定義される。ここでは、上位から順に、50/60(1ビット)により1秒間のフィールド数を規定し、STYPE(5ビット)によりビデオのフォーマットがSDとHDの何れとされているのかが示され、SYTによりフレーム同期用のタイムスタンプが示される。

【0130】上記CIPヘッダに続けては、FMT, FDFによって示されるデータが、n個のデータブロックのシーケンスによって格納される。FMT, FDFによりATRACデータであることが示される場合には、このデータブロックとしての領域にATRACデータが格納される。そして、データブロックに続けては、最後にdata__CRCが配置される。

【0131】2-9. コネクションマネージメント
IEEE1394フォーマットにおいては、「プラグ」といわれる論理的接続概念によって、IEEE1394

バスによって接続された機器間の接続関係が規定される。図17は、プラグにより規定された接続関係例を示しており、この場合には、IEEE1394バスを介して、VTR1、VTR2、セットトップボックス(STB; デジタル衛星放送チューナ)、モニタ装置(Monitor)、及びデジタルスチルカメラ(Camera)が接続されているシステム形態が示されている。

【0132】ここで、IEEE1394のプラグによる接続形態としては、point to point-connectionと、broadcast connectionとの2つの形態が存在する。point to point-connectionは、送信機器と受信機器との関係が特定され、かつ、特定のチャンネルを使用して送信機器と受信機器との間でデータ伝送が行われる接続形態である。これに対して、broadcast connectionは、送信機器においては、特に受信機器及び使用チャンネルを特定せずに送信を行うものである。受信機側では、特に送信機器を識別することなく受信を行い、必要があれば、送信されたデータの内容に応じた所要の処理を行う。図17の場合であれば、point to point-connectionとして、STBが送信、VTR1が受信とされてチャンネル#1を使用してデータの伝送が行われるように設定されている状態と、デジタルスチルカメラが送信、VTR2が受信とされてチャンネル#2を使用してデータの伝送が行われるように設定されている状態とが示されている。また、デジタルスチルカメラからは、broadcast connectionによってもデータ送信を行うように設定されている状態が示されており、ここでは、このbroadcast connectionによって送信したデータを、モニタ装置が受信して所要の応答処理を行う場合が示される。

【0133】上記のような接続形態(プラグ)は、各機器におけるアドレス空間に設けられるPCR(Plug Control Register)によって確立される。図18(a)は、oPCR[n](出力用プラグコントロールレジスタ)の構造を示し、図18(b)は、iPCR[n](入力用プラグコントロールレジスタ)の構造を示している。これらoPCR[n]、iPCR[n]のサイズは共に32ビットとされている。図18(a)のoPCRにおいては、例えば上位1ビットのon-lineに対して'1'が格納されていると、broadcast connectionによる送信であることが示され、'0'が格納されていると、上位11ビット目から6ビットの領域のchannel numberで示されるチャンネルにより、point to point connectionで送信することが示される。また、図18(b)のiPCRにおいても、例えば上位1ビットのon-lineに対して'1'が格納されていれば、broadcast connectionによる

受信であることが示され、'0'が格納されていると、上位11ビット目から6ビットの領域のchannel numberで示されるチャンネルにより送信されたデータをpoint to point connectionで送信することが示される。

【0134】そして、図18(a)のoPCR、及び図18(b)のiPCRにおけるbroadcast connection counterには、broadcast connectionによる送信/受信とされる場合において、broadcast connectionを張っているノード数が格納される。また、図18(a)のoPCR、及び図18(b)のiPCRにおけるpoint to point connection counterには、point to point connectionによる送信/受信とされる場合において、point to pointを張っているノード数が示される。

【0135】2-10. FCPにおけるコマンド及びレスポンス

Asynchronous通信によるデータの伝送は、図8に示したFCP(402)によって規定されることになる。そこで、ここでは、FCPにより規定されるトランザクションについて説明する。

【0136】FCPとしては、Asynchronous通信において規定されるWrite Transaction(図14参照)を使用する。従って、本実施の形態におけるAUXデータの伝送も、このFCPにより、Asynchronous通信の中のWrite Transactionを使用することで行われるものである。FCPをサポートする機器は、Command/Responseレジスタを備え、次に図19により説明するようにしてCommand/Responseレジスタに対してMessageを書き込むことでトランザクションを実現する。

【0137】図19の処理遷移図においては、先ずCOMMAND送信のための処理として、ステップS21として示すように、ControllerがTransaction Requestを発生して、Write Request PacketをTargetに対して送信する処理を実行する。Targetでは、ステップS22として、このWrite Request Packetを受信して、Command/Responseレジスタに対してデータの書き込みを行う。また、この際、TargetからはControllerに対してAcknowledgを送信し、Controllerでは、このAcknowledgを受信する(S23→S24)。ここまでの一連の処理が、COMMANDの送信に対応する処理となる。

【0138】続いては、COMMANDに応答した、RESPONSEのための処理として、Targetから

Write Request Packetが送信される(S25)。Controllerではこれを受信して、Command/Responseレジスタに対してデータの書き込みを行う(S26)。また、Controllerでは、Write Request Packetの受信に応じて、Targetに対してAcknowledgを送信する(S27)。Targetでは、このAcknowledgを受信することで、Write Request PacketがControllerにて受信されたことを知る(S28)。つまり、ControllerからTargetに対するCOMMAND伝送処理と、これに回答したTargetからControllerに対するRESPONSE伝送処理が、FCPによるデータ伝送(Transaction)の基本となる。

【0139】2-11. AV/Cコマンドパケット

図8により説明したように、Asynchronous通信において、FCPは、AV/Cコマンドを用いて各種AV機器に対する通信を行うことができるようにされている。Asynchronous通信では、Write, Read, Lockの3種のトランザクションが規定されているのは、図14にて説明した通りであり、実際には各トランザクションに応じたWrite Request/Response Packet, Read Request/Response Packet, Lock Request/Response Packetが用いられる。そして、FCPでは、上述したようにWrite Transactionを使用するものである。そこで図20に、Write Request Packet (AsynchronousPacket (Write Request for Data Block)) のフォーマットを示す。本実施の形態では、このWrite Request Packetが即ち、AV/Cコマンドパケットとして使用される。

【0140】このWrite Request Packetにおける上位5 quadlet (第1～第5 quadlet) は、packet headerとされる。packet headerの第1 quadletにおける上位16ビットの領域はdestination_IDで、データの転送先(宛先)のNode IDを示す。続く6ビットの領域はtl (transact label)であり、パケット番号を示す。続く2ビットはrt (retry code)であり、当該パケットが初めて伝送されたパケットであるか、再送されたパケットを示す。続く4ビットの領域はtcode (transaction code)は、指令コードを示している。そして、続く4ビットの領域はpri (priority)であり、パケットの優先順位を示す。

【0141】第2 quadletにおける上位16ビットの領域はsource_IDであり、データの転送元のNode_ID が示される。また、第2 quadlet

における下位16ビットと第3 quadlet全体の計48ビットはdestination_offsetとされ、COMMANDレジスタ (FCP_COMMAND register) とRESPONSEレジスタ (FCP_RESPONSE register) のアドレスが示される。上記destination_ID及びdestination_offsetが、IEEE1394フォーマットにおいて規定される64ビットのアドレス空間に相当する。

【0142】第4 quadletの上位16ビットの領域は、data_lengthとされ、後述するdata field (図20において太線により囲まれる領域) のデータサイズが示される。続く下位16ビットの領域は、extended_tcodeの領域とされ、tcodeを拡張する場合に使用される領域である。

【0143】第5 quadletとしての32ビットの領域は、header_CRCであり、Packet headerのチェックサムを行うCRC計算値が格納される。

【0144】Packet headerに続く第6 quadletからdata blockが配置され、このdata block内の先頭に対してdata fieldが形成される。data fieldとして先頭となる第6 quadletの上位4バイトには、CTS (Command and Transaction Set) が記述される。これは、当該Write Request PacketのコマンドセットのIDを示すもので、例えば、このCTSの値について、図のように[0000]と設定すれば、data fieldに記述されている内容がAV/Cコマンドであると定義されることになる。つまり、このWrite Request Packetは、AV/Cコマンドパケットであることが示されるものである。従って、本実施の形態においては、FCPがAV/Cコマンドを使用するため、このCTSには[0000]が記述されることになる。

【0145】CTSに続く4ビットの領域は、ctype (Command type; コマンドの機能分類)、又はコマンドに応じた処理結果(レスポンス)を示すresponseが記述される。

【0146】図21に、上記ctype及びresponseの定義内容を示す。ctype (Command) としては、[0000]～[0111]を使用できるものとしており、[0000]はCONTROL、[0001]はSTATUS、[0010]はINQUIRY、[0011]はNOTIFYとして定義され、[0100]～0111は、現状、未定義(reserved)とされている。CONTROLは機能を外部から制御するコマンドであり、STATUSは外部から状態を問い合わせるコマンド、INQUIRYは、制御コマンドのサポートの有無を外部から問い合わせるコマン

ド、NOTIFYは状態の変化を外部に知らせることを要求するコマンドである。また、responseとしては、[1000]～[1111]を使用するものとしており、[1000]はNOT IMPLEMENTED、[1001]はACCEPTED、[1010]はREJECTED、[1011]はINTRANSITION、[1100]はIMPLEMENTED/STABLE、[1101]はCHANGED、[1110]はreserved、[1111]はINTERIMとしてそれぞれ定義されている。これらのresponseは、コマンドの種類に応じて使い分けられる。例えば、CONTROLのコマンドに対応するresponseとしては、NOTIMPLEMENTED、ACCEPTED、REJECTED、或いはINTERIMの4つのうちの何れかがResponder側の状況等に応じて使い分けられる。

【0147】図20において、ctype/responseに続く5ビットの領域には、subunit-typeが格納される。は、subunit-typeは、COMMANDの宛先またはRESPONSEの送信元のsubunitが何であるのか(機器)を示す。IEEE1394フォーマットでは、機器そのものをunitと称し、そのunit(機器)内において備えられる機能的機器単位の種類をsubunitと称する。例えば一般のVTRを例に採れば、VTRとしてのunitは、地上波や衛星放送を受信するチューナと、ビデオカセットレコーダ/プレーヤとの、2つのsubunitを備える。subunit-typeとしては、例えば図22(a)に示すように定義されている。つまり、[00000]はMonitor、[00001]～[00010]はreserved、[00011]はDisc recorder/player、[00100]はVCR、[00101]はTuner、[00111]はCamera、[01000]～[11110]はreserved、[11111]は、subunitが存在しない場合に用いられるunitとして定義されている。

【0148】図20において、上記subunit-typeに続く3ビットには、同一種類のsubunitが複数存在する場合に、各subunitを特定するためのid(Node_ID)が格納される。

【0149】上記id(Node_ID)に続く8ビットの領域には、opcodeが格納され、続く8ビットの領域には、operandが格納される。opcodeとは、オペレーションコード(Operation Code)のことであって、operandには、opcodeが必要とする情報(パラメータ)が格納される。これらopcodeはsubunitごとに定義され、subunitごとに固有のopcodeのリストのテーブルを有する。例えば、subunitがVCRであれば、opc

odeとしては、例えば図22(b)に示すようにして、PLAY(再生)、RECORD(記録)などをはじめとする各種コマンドが定義されている。operandは、opcode毎に定義される。

【0150】図20におけるdatafieldとしては、上記第6quadletの32ビットが必須とされるが、必要があれば、これに続けて、operandを追加することが出来る(Additional operands)。datafieldに続けては、data_CRCが配置される。なお、必要があれば、data_CRCの前にpaddingを配置することが可能である。

【0151】2-12. プラグ

ここで、IEEE1394フォーマットにおけるプラグについて概略的に説明する。ここでいうプラグとは、先に図18によっても説明したように、IEEE1394フォーマットにおける機器間の論理的接続関係をいうものである。

【0152】図23に示すように、Asynchronous通信において有効とされるコマンド等のデータ(request)は、producerからconsumerに対して伝送される。ここでいうproducer及びconsumerは、それぞれIEEE1394インターフェイス上で送信機器、受信機器として機能する機器をいうものである。そして、consumerにおいては、図に斜線で示すように、producerによりデータ書き込みが行われるセグメントバッファ(Segment Buffer)を備える。また、IEEE1394システムにおいて、特定の機器をproducer、consumerとして規定するための情報(Connection Management Information)は、図に網線で示すプラグアドレス内の所定位置に格納されている。セグメントバッファは、プラグアドレスに続いて配置される。consumerのセグメントバッファに対して書き込み可能なアドレス範囲(データ量)は、後述するようにしてconsumer側で管理するlimitCount registerによって規定される。

【0153】図24は、Asynchronous通信におけるプラグのアドレス空間の構造を示している。64ビットから成るプラグのアドレス空間は、図24

(a)に示すようにして、2の16乗(64K)のNodeに分割される。そして、プラグは、図24(b)に示すようにして、各Nodeのアドレス空間内に在るようにされる。そして、各プラグは、図24(c)に示すように、網線の領域により示すレジスタ(register)と、斜線の領域により示すセグメントバッファ(Segment Buffer)とを含んで形成される。レジスタには、次に説明するようにして、送信側(producer)と受信側(consumer)との間におけるデータの授受管理に必要な情報(例えば、送信データサイズ及び

受信可能データサイズ)が格納される。セグメントバッファは、producerからconsumerに対して送信されたデータが書き込まれるべき領域であり、例えば最小で64バイトであることが規定されている。

【0154】図25(a)にはプラグアドレスが示されている。つまり、上記図24(c)と同一内容が示されている。この図に示すように、レジスタはプラグアドレスの先頭に対して配置され、これに続けてセグメントバッファが配置される。そして、レジスタ内の構造としては、図25(b)に示すようにして、先頭に対して、例えば32ビットのproducer Count registerが配置され、続けて、各32ビットのlimit Count register [1] ~ [14]が配置される。つまり、1つのproducer Count registerと14のlimit Count registerが設けられる。なお、ここでは、limit Count register [14]の後ろに未使用(unused)の領域が設けられている。

【0155】上記図25(a)(b)に示すプラグ構造は、図25(c)に示すようにして、オフセットアドレス(Address Offset)によって指定される。つまり、オフセットアドレス0は、consumer port (producer Count register)を指定し、オフセットアドレス4, 8, 12...56, 60は、それぞれproducer port [1] ~ [14]を指定する。オフセットアドレス60はreservedとして定義されることで、未使用(unused)の領域を示し、オフセットアドレス64によりセグメントバッファを示す。

【0156】図26には、producer側とconsumer側との両者のプラグ構造が示されている。Asynchronous通信のプラグ構造においては、producer Count registerへの書き込み、limit Count registerへの書き込み、及びセグメントバッファへの書き込みを後述する送受信手順に従って行うことで、Asynchronous通信を実現する。これらの書き込みは、先に説明したWrite Transactionとしての

【0157】producer Count registerは、producerによってconsumerに対して書き込みが行われる。producerは、自身のアドレスに在るproducer Count registerにproducer側のデータ伝送に関する情報を書き込んだ上で、このproducer Count registerの内容を、consumerのproducer Count registerに対して書き込む。producer Count registerは、producerがconsume

rのセグメントバッファに対して書き込むデータサイズとして、1回の書き込み処理によって書き込むデータサイズの情報とされる。つまり、producerが、producer Count registerの書き込みを行うことによって、consumerのセグメントバッファに書き込むデータサイズを知らせる処理が行われる。

【0158】これに対して、limit Count registerは、consumerによってproducerに対して書き込みが行われる。consumer側では、自身のlimit Count register [1] ~ [14]のうち、producerに対応して指定された1つのlimit Count register [n]に対して、自身のセグメントバッファの容量(サイズ)を書き込み、このlimit Count register [n]の内容を、limit Count register [n]に対して書き込む。

【0159】producer側では、上記のようにしてlimit Count register [n]に書き込まれた内容に応じて、1回あたりの書き込みデータ量を決定して、例えば自身のセグメントバッファに対して書き込みを行う。そして、このセグメントバッファに書き込んだ内容を、consumerに対して書き込むようにされる。このセグメントバッファへの書き込みが、Asynchronous通信におけるデータ送信に相当する。

【0160】2-13. Asynchronous Connection送受信手順

続いて、上記図26により説明したプラグ(producer-consumer)間の構造を前提として、図27の処理遷移図により、Asynchronous connectionの基本的な送受信手順について説明する。図27に示す送受信処理の手順は、Asynchronous通信として、FCPによって規定された環境のもとで、AV/Cコマンド(Write Request Packet)を使用して行われる。そして、本実施の形態において扱われるAUXデータも、この送受信手順を使用してIEEE1394システム内において送受信が行われる。但し、図26に示す処理は、あくまでもAsynchronous connectionとしての通信動作を示すもので、AUXデータの記録再生に対応する通信処理については後述する。なお、Asynchronous connectionの実際においては、コマンド送信に応じて、図19に示したように、Acknowledgの送受信が実行されるのであるが、図27においてはAcknowledgについての送受信処理の図示は省略している。

【0161】また、IEEE1394インターフェイスでは、プラグ(機器)間の接続関係として、上記したp

producer-consumerの関係の他に、controller-targetとして規定される関係が存在する。IEEE1394システム上においては、producer-consumerの関係が規定された機器と、controller-targetの関係が機器とが必ずしも一致するものではない。つまり、producerとして規定された機器の他に、controllerの機能を有するものとして規定された機器が存在する場合がある。但し、ここでは、producer-consumerとしての関係と、controller-targetとしての関係が一致している場合を例に説明する。

【0162】図27に示す送信手順としては、まず、ステップS101として示すように、producerからconsumerに対して、Connect要求を送信する。このConnect要求は、producerがconsumerに対して、接続要求を行うためのコマンドで、producerのレジスタのアドレスをconsumerに対して伝える。このConnect要求は、ステップS102の処理としてconsumerが受信することで、consumer側では、producerのレジスタのアドレスを認識する。そして、ステップS103により、responseとして、consumerは、producerに対してConnect受付を送信する。そして、ステップS104において、producerがこれを受信することで、以降のデータ送受信のためのproducer-consumer間の接続(connection)が確立される。

【0163】上記のようにしてconnectionが確立されると、ステップS105により、consumerは、producerに対してlimit Count register (以降、単に「limit Count」と略す)の書込要求を行う。ステップS106によりこれを受信したproducerは、続くステップS107の処理によって、limit Count書込受付を、consumerに対して送信する。そして、ステップS108の処理として、consumerがlimit Count書込受付を受信する。このlimit Count書込要求/書込受付の一連の処理によって、以降における、セグメントバッファへのデータ書き込みサイズ(セグメントバッファ容量)が決定される。

【0164】続くステップS109においては、producerからconsumerに対して、セグメントバッファ書込要求を送信する。そして、ステップS110によってセグメントバッファ書込要求が受信され、これに回答して、ステップS111の処理として、consumerからproducerに対して、セグメントバッファ書込受付を送信する。producerは、ステップS112により、セグメントバッファ書込受付を

受信する。このステップS109～S112までの処理が実行されることで、1回のproducerのセグメントバッファからconsumerのセグメントバッファに対してデータへの書き込み処理が完了する。ここで、上記ステップS109～S112の処理によって書き込まれるデータは、図13に示したAsynchronous Packetによる1回の送信により書き込まれる。従って、Asynchronous Packetにより転送されるデータサイズが、上記Limit Countによって指定されたデータサイズよりも小さく、かつ、1回のAsynchronous Packetによる送信によっては、必要なデータ送信が完了しない場合には、セグメントバッファの容量がフルとなる範囲で、ステップS109～S112の処理が繰り返されるようになっている。

【0165】そして、上記したステップS109～S112に示すセグメントバッファへの書き込み処理が完了すると、ステップS113の処理として示すように、producerからconsumerに対して、producer Count register (以降、単にproducer Countと略す)書込要求を送信する。そしてconsumerでは、ステップS114の処理として、producer Countを受信して、自身のproducer Count registerに書き込みを行い、続くステップS115の処理として、producer Count書込受付をproducerに対して送信する。producerはステップS116により、このproducer Count書込受付を受信する。この処理によって、先のステップS109～S112の処理として、producerからconsumerのセグメントバッファに対して転送したデータサイズがconsumerに対して知られることになる。

【0166】続くステップS117の処理としては、上記ステップS113～S116に示したproducer Count書き込み処理に回答しての、limit Count書き込みのための一連の処理が実行される。つまり、ステップS117～S120に示すようにして、consumerからproducerへのlimit Count書込要求の送信と、この送信に回答してのproducerからconsumerへのlimit Count書込受付の送信が行われる。

【0167】上記ステップS109～S120までの処理が、Asynchronous Connectionにおけるデータ伝送処理としての1セットの手順を成す。ここで、例えば送信すべきデータサイズが、セグメントバッファ容量よりも大きく、1回のステップS109～S120までの処理によっては、データの転送が完了していないとされる場合には、このステップS109～S120までの処理を、データの転送が完了するまで

繰り返し実行することが出来るようになっている。

【0168】そして、データの転送が完了したら、ステップS121に示すようにして、producerはconsumerに対して、Disconnect要求を送信する。consumerはステップS122において、このDisconnect要求を受信し、続くステップS123によりDisconnect受付を送信する。ステップS124において、producerがDisconnect受付を受信することで、Asynchronous Connectionによるデータ送受信が完結する。

【0169】3. ノード分類処理

前述したように、本実施の形態のSTR60は、STR対応CD機30、STR対応MD機1などの他のSTR対応機器と共に、コンポーネント的なシステムを組むことができるように構成されている。このために、STR60、もしくはSTR対応機器は、現在IEEE1394バス上に存在する各Nodeを探索してそのメーカや機種を識別することで、予め定められた規則によってグループ化を行う。つまり、IEEE1394バス上に存在するすべてのノードについての分類を行うようにされる。そして、後述するSTR60の電源状態に応じた他の機器に対する被選択表示のための制御を行う際も、このノード分類の結果に従って、制御対象とすべき機器と制御対象としない機器とを分別するものである。そこで以下、本実施の形態としてのノード分類処理について説明する。

【0170】先ず、本実施の形態においては、ノードは以下のようにして8つのグループに分類するものとして規定されているものとする。ここでは便宜上、分類される各グループごとに分類番号#1～#8を付している。

- #1: STR対応CD機
- #2: STR対応MD機
- #3: 同一メーカCD機
- #4: 同一メーカMD機
- #5: 他社メーカCD機、MD機
- #6: CD機、MD機以外の同一メーカ機器 (Subunitを複数有するものを含む)
- #7: CD機、MD機以外の他社メーカ機器で、SubunitがDisc、Tuner、VCRの何れかのもの
- #8: その他のもの

なお、上記分類は、現状として、Subunit=Disc(正確にはDisc recorder/player)とされるSTR60と同一メーカの機器としては、CDとMDのみが接続されることを前提としており、例えばDVDなどの他のディスクメディアに対応する機器は前提とされていないものとされる。従ってSTR60と同一メーカの機器は、分類番号#1、#2、#3、#4、#6の何れかに分類される。

【0171】そして、このノード分類処理は、IEEE1394バス上でのノード管理に変更があるとされるバ

スリセット発生時に対応して、STR60が実行するものとされる。このノード分類処理としての処理動作を図28及び図29のフローチャートに示す。この図に示す処理は、ここでは説明の便宜上、STR60内のシステムコントローラ70が、IEEE1394インターフェイス61との情報の授受を行いながら実行していくものとする。

【0172】ノード分類処理は図28に示すステップS201から開始される。ステップS201においてはIEEE1394バス上でバスリセットが発生するのを待機しており、バスリセットが発生したことが検出されるとステップS202以降のノード分類処理に移行する。

【0173】ステップS202においては、Node IDについて[0]を設定する。また、続くステップS203としても示すように、現在種別判定対象として選択されているNode (以降、「現Node」ともいう)のNode IDに対応する変数*i* (ここでは*i* ≥ 0とされる)について[0]に設定すると共に、バスリセット後とされる現在において、IEEE1394バス上に存在する自分以外のノード数=*n*、とするように設定を行う。つまり、ステップS202→S203の処理によってはノード分類処理開始時に対応しての初期化処理が実行される。

【0174】次のステップS204においては、現在の変数*i*と自分以外のノード数*n*について、*i* < *n*が成立するか否かについて判別する。つまり、IEEE1394バス上に存在する自分以外の全ノードについて、以降説明することとなるノード分類のための処理が完了しているか否かについて判別するものである。ここで、*i* < *n*が成立していないと判別された場合にはステップS205に進む。

【0175】ステップS205においては、現在の変数*i*により示されるNode IDをカウントする。例えば最初にステップS205に至った段階では、Node ID=0とカウントされ、このNode ID=0を有するノードが種別判定の対象となる。そして次のステップS206においては、上記ステップS205により現ノードとして選択されたNodeについての、Node Unique IDを識別する。このNode Unique IDは、そのノードのConfiguration ROM (図15(e))を参照しに行くことで識別可能である。このために、例えばシステムコントローラ70では、そのNodeのアドレスにアクセスしてConfiguration ROMの読み込みを行うようにされる。

【0176】続いてはステップS207において、バスリセット前にセットされていたノードテーブルから、ステップS206にて識別されたのと同じNode Unique IDを有するNode (機器)について調べることを行う。ここでいうノードテーブルとは、IEEE1394バス上に存在する各機器(Node)についてのノード分類

10

20

30

40

50

結果が格納されるテーブルとされ、バスリセットが発生するごとに新規な内容を有するものが作成される。

【0177】次のステップS208においては、上記ステップS207の処理結果として、同じNode Unique IDが発見されたか否かについて判別を行う。そして、肯定結果が得られた場合にはステップS209に進む。ステップS209においては、バスリセット前のノードテーブルから、発見されたNode Unique IDを有するノードについての情報を読み出して、新たに今回作成するノードテーブルにセットすることを行う。つまり、バスリセット前にもIEEE1394バス上に存在していたノードについては、後述する種別判定を行うことなく、前回のノードテーブルに格納されている情報をそのまま流用するようにされる。そして、次のステップS210において変数*i*について*i*←*i*+1とインクリメントした後にステップS204に戻るようされる。変数*i*をインクリメントする処理は、種別判定対象となる現ノードを、Node IDとしてのナンバの昇順に従って変更する処理となる。

【0178】一方、ステップS208において否定結果が得られた場合にはステップS211の種別判定処理を実行することになる。この種別判定処理は、その機器(Node)についてノード分類するための判断材料となる種別を判定するための処理であり、また、この判定結果に基づいて、先に示した8つのグループのうちの何れかに分類することも最終的には行うようにされる。

【0179】このステップS211の種別判定処理は、図29に示される。図29においては、先ずステップS301において、Configuration ROMの内容を調べることが行われる。そして続くステップS302において、このConfiguration ROM内のsubunit IDとして格納されるmodel_IDを識別する。model_IDによっては、そのノードの機種を識別することが可能になるのであるが、次のステップS307においては、model_IDの内容から、このノードがSTR対応機種であるか否かについて判別を行う。そして肯定結果が得られた場合には、ステップS304の処理に進む。

【0180】本実施の形態としては、少なくともSTR対応機種にあっては、model_IDの内容からSTR対応機種であることと、また、その機器がCD、MD、STRの何れであるのかについても識別することが可能とされる。そこで、ステップS304においては、STR対応機種として、CD機であるのかMD機であるのかを判別するようにされる。そしてCD機であることを判別した場合には、ステップS305に進んで現ノードを分類番号#1に分類する。また、MD機であることを判別した場合には、ステップS306に進んで、分類番号#2として分類する。ステップS305又はS306の処理が終了すると、図28のステップS212に進む。

【0181】また、ステップS303において否定結果

が得られた場合にはステップS307に進んで、Configuration ROM内のsubunit IDとして格納されるmodule_vendor_IDを識別することが行われる。module_vendor_IDによっては製造メーカー名を識別することが可能となるのであるが、次のステップS308においては、現ノードがSTR60と同一メーカー機種であるか否かについて判別を行う。ここで、否定結果が得られた場合にはそのままステップS310に進むのであるが、肯定結果が得られた場合には、ステップS309に進んで同一メーカーフラグ*f*について*f*←1と設定してからステップS310に進む。同一メーカーフラグ*f*は、*f*=0であれば同一メーカーではないことを示し、*f*=1であれば同一メーカーであることを示す。

【0182】ステップS310においては、先ず現ノードに対してSUBUNIT_INFOコマンド (STATUS)の送信を行う。SUBUNIT_INFOコマンドは、AV/CコマンドにおいてSubunit_typeが何であるのかの通知を行うために規定されているコマンドである。そして、SUBUNIT_INFOコマンド (STATUS)の送信に回答して、現ノードからはRESPONSEが返送されてくるのであるが、このRESPONSEの内容から、Subunit_typeについての識別を行う。このSubunit_typeについての識別結果に基づき、次のステップS311においては、現ノードが、Subunit_type=Disc (Disc recorder/Player)で、かつ、1つのみのSubunit_typeを有するものであるか否かについて判別する。そして、肯定結果が得られればステップS312以降の処理に進む。

【0183】ステップS312においては、Subunit Identifier Descriptorを要求する内容のDescriptor_Accessコマンド (OPEN_DESCRIPTORコマンド、READ_DESCRIPTORコマンド)を現ノードに対して送信し、これに回答して現ノードから返送されるRESPONSEの内容から、現ノードのmedia_typeを識別することが行われる。Descriptor_AccessコマンドとしてのOPEN_DESCRIPTORコマンド及びREAD_DESCRIPTORコマンドも、AV/Cコマンドの1つとされ、そのノードのDescriptorを読み込むために用いられるコマンドとされる。また、Subunit Identifier Descriptorは、AV/Cプロトコルに適合する形式により、そのノードが対応するディスクメディアについての管理情報(TOC)が記述されたもので、このデータ構造内の所定位置に対してmedia_typeの情報が格納される。media_typeは、Subunit_type=Discとされる場合に、そのディスクの種別を示すものであり、例えばこのmedia_typeによって、CDであるのかMDであるのか、さらには他の種別のディスクメディアであるのかが示される。

【0184】このDescriptor_Accessコマンドが送信されると、受信側のノードにおいては、RESPONSEとして、そのノードが保持しているSubunit Identifier Descriptorの一部、あるいはすべてを格納して送信する。そし

て上記ステップS 3 1 2におけるREAD DESCRIPTORコマンド送信後の処理としては、現ノードから送信されるRESPONSEを受信して、このRESPONSEとしてのSubunit Identifier Descriptor内に記述されるmedia_typeの内容を識別するものである。

【0185】そして、次のステップS 3 1 3においては、識別したmedia_typeの内容が何であるのかについて判断を行う。そして、media_type=CDであると判断したのであればステップS 3 1 4に進む。また、media_type=MDであると判断したのであればステップS 3 1 7に進み、media_typeがCD、MD以外であると判断したのであればステップS 3 1 9に進む。

【0186】ステップS 3 1 4では、同一メーカーフラグf=1であるか否かについて判断しており、f=1である場合には、機種の種類別としては、STR 60と同一メーカーのCD機であると判定されることになる。そして、この場合にはステップS 3 1 5に進むことで、分類番号#3として分類する。これに対して、ステップS 3 1 4においてf=1ではないと判断された場合には、他メーカーのCD機であると種別判定を行い、ステップS 3 1 6により分類番号#5に分類する。

【0187】また、ステップS 3 1 7においても、同一メーカーフラグf=1であるか否かについて判断を行うようにしており、肯定結果が得られた場合には、同一メーカーのMD機であると種別判定を行って、ステップS 3 1 8により分類番号#4に分類する。これに対してステップS 3 1 7において否定結果が得られた場合には、他社メーカーのMD機であると種別判定したことになり、ステップS 3 1 6により分類番号#5に分類する。

【0188】また、ステップS 3 1 9においても同一メーカーフラグf=1であるか否かについて判断するようにされ、先ず否定結果が得られた場合にはステップS 3 2 0に進んで分類番号#7に分類する。つまり、この場合には、他社メーカー機器でSubunit_type=Discと種別判定されるため、「分類番号#7：CD機、MD機以外の他社メーカー機器で、SubunitがDisc、Tuner、VCRの何れかのもの」に含められるものである。一方、ステップS 3 1 9において肯定結果が得られたのであれば、Subunit_type=Discではあるが、「CD機、MD機以外の同一メーカー機器」として判定されるため、ステップS 3 2 2において分類番号#6に分類する。

【0189】また、先のステップS 3 1 1において否定結果が得られた場合にはステップS 3 2 1に進む。ステップS 3 1 1において否定結果が得られる場合とは、現ノードのSubunit_type=Disc以外で1つのSubunit_typeを有する場合、もしくは、現ノードが複数のSubunit_typeを有する場合である。複数のSubunit_typeを有するノードとしては、例えばCDプレーヤ、MDレコーダ/プレーヤ、チューナなどの2以上のソース出力を行う装置部が一体化された複合機器がこれにあたる。

【0190】ステップS 3 2 1においても、同一メーカーフラグf=1であるか否かについて判断を行う。そして、肯定結果が得られた場合には、「CD機、MD機以外の同一メーカー機器」とであると判定してステップS 3 2 2に進む。一方、ステップS 3 2 1において否定結果が得られた場合には、ステップS 3 2 3に進む。ステップS 3 2 3においては、Subunit_type=TUNER、Subunit_type=VCRの何れかであるか否かが判断される。つまり、SubunitとしてTUNERのみを有する機器であるか、又はVCRのみを有する機器であるかが判断される。そして、このうちの何れかに該当するとして肯定結果が得られた場合には、ステップS 3 2 4に進む。この場合には、他社メーカーのTUNERのみ、又はVCRのみの機器であるとして種別判定が行われるが、これは「分類番号#7：CD機、MD機以外の他社メーカー機器で、SubunitがDisc、Tuner、VCRの何れかのもの」に含められるものであり、従って分類番号#7として分類される。これに対して、ステップS 3 2 3において否定結果が得られた場合には、分類番号#1～#7の何れにも該当しないものであると種別判定を行って、ステップS 3 2 5に進んで分類番号#8に分類する。

【0191】上記ステップS 3 1 5、S 3 1 6、S 3 1 8、S 3 2 0、S 3 2 2、S 3 2 4、S 3 2 5の各分類処理を実行した後は、図28のステップS 2 1 2に進む。

【0192】図28のステップS 2 1 2においては、上記ステップS 3 1 5、S 3 1 6、S 3 1 8、S 3 2 0、S 3 2 2、S 3 2 4、S 3 2 5の各処理によって分類された結果を含めて形成した現ノードについてのノード情報を、今回のバスリセットに対応して作成されるノードテーブルにセットする。そして、次のステップS 2 1 3においては、変数iについてi←i+1とインクリメントし、また、同一メーカーフラグfについてf=1とされているのであれば、これをf←0にリセットしてステップS 2 0 4に戻るようされる。

【0193】そしてステップS 2 0 4にて否定結果が得られるまで、これまで説明したステップS 2 0 5～2 1 3の処理が実行されることで、バスリセット後においてIEEE 1394バス上に存在するノードごとのノード分類、つまり、ノードテーブルへのノード情報のセットが行われていく。そして、全ノードについてのノード分類が完了してステップS 2 0 4において否定結果が得られたとすると、ステップS 2 1 4に進むことになる。ステップS 2 1 4においては、これまでの処理により作成されたとされるノードテーブルが例えばRAMにおいて記憶保持されるように処理を実行する。以降は、例えばこのノードテーブルに格納されたノード分類結果を利用して所要のシステム動作を実行するようされる。

【0194】4. トランザクション処理

4-1. トランザクションの基本ルール

IEEE1394のトランザクションルールについては、図14及び図19により概要的に説明したのであるが、その詳細について、ここで、図30及び図31を参照して説明する。図30には、基本的なトランザクションルールに従ってのControllerとTargetとの処理が示される。ここで図示するように、Controller側ではステップS401の処理によってTargetに対し、何らかのAV/Cコマンドを送信し、Target側ではステップS402としての処理によってこれを受信したとする。IEEE1394のトランザクションルールによれば、例えば、Target側にてコマンドを受信した時点から100ms以内とされる期間に、受信したコマンドに回答する処理を実行し、その実行結果に従った種類のRESPONSEを返送するものとしている。ここで返送すべきRESPONSEの種類(response codeともいう)としては、図21にて示したRESPONSEのうち、INTERIMとCHANGED以外であれば、どのresponse codeでもよいものとされている。なお、ここでは、例えばNOT IMPLEMENTED、ACCEPTED、REJECTEDなどをはじめとする、INTERIMとCHANGED以外のresponse codeについては、ファイナルレスポンス(final response)ということにする。

【0195】ここで、Controllerは、上記ステップS401によってコマンド送信を行った後は、Targetから送信されてくるべきRESPONSEの受信を待機している状態にある。そして、図30のステップS403として示すようにして、TargetからRESPONSEを送信したとすると、これをステップS404の処理によってControllerが受信することになる。Controller側では、上記ステップS404によってファイナルレスポンスを受信したことを以て、ステップS401から開始されたコマンド送受信のトランザクションは完結したものとしてみなすようにされる。そして、例えばControllerは、次のコマンド送信処理などの次に実行すべき所要の処理に移行していくことができる。

【0196】ただし、例えばTarget側において、或る処理を実行中のビジー状態にあるときにコマンドを受信したような場合には、上記した100ms以内に内部応答処理を実行することができず、従って、100ms以内にファイナルレスポンスを返送できない場合がある。このような場合には、IEEE1394としては、図31に示すトランザクション処理を行うものとして規定されている。

【0197】この図では、先ずステップS501の処理によって、ControllerがAV/Cコマンドの送信を行い、この後はRESPONSEの受信を待機するようにされる。そして、Target側では、ステッ

プS502の処理によって、コマンドの受信を行っている。ここで、Targetとしては、上記ステップS502の処理によりコマンドを受信した時点から100ms以内には、内部応答処理を完了できず、従ってファイナルレスポンスも送信できない動作状態にあるものとする。このような状況の場合には、Targetは、ステップS503の処理として示すように、コマンドを受信して100ms以内に、INTERIM responseを送信するようにされる。このINTERIM responseは、上記のようにしてファイナルレスポンスを返送するのに100ms以上の時間がかかるとされる場合に、ファイナルレスポンスに代えてControllerに対して送信すべきものとして規定されている。そしてTargetでは、このINTERIM responseを送信した後において、ステップS502により受信したコマンドに回答した内部処理を開始可能な状態となったら、これを実行するようにされる。そして、この内部応答処理が完了したら、ステップS505としての処理によって、内部処理結果に応じたresponse codeを有するRESPONSEを送信するようにされる。ここで、TargetがINTERIM responseを送信してからファイナルレスポンスを送信するまでの期間については制限が無いものとされている。

【0198】一方のControllerでは、上記例えば図のステップS504に示すようにして、Targetから送信されてきたINTERIM responseを受信すると、ファイナルレスポンスが送信されてくるのを待機する状態となる。この間、原則として、Controllerは次のトランザクション等のための処理は実行しないものとされている。そして、或る時間を経過して、先のステップS505の処理として述べたようにTargetがファイナルレスポンスを送信したとされると、Controllerでは、ステップS506としての処理によって、このファイナルレスポンスを受信するようにされる。このファイナルレスポンスの受信を以て、ステップS501から開始されたとされる1つのトランザクション処理が完結する。

【0199】しかし、上記図31に示すようにしてトランザクションが行われるものとする、当然のこととして、Controllerが次に実行すべき処理は遅れることになる。そして、例えば図1に示したAVシステムにおいて、STR60がIEEE1394バス上に存在する各機器に対して順次コマンドを連続的に送信することで、或る何らかのリモート制御を実行させ、システムとしての連携動作を行うとした場合に、このようにして1つのトランザクションに時間がかかると、すべての制御対象機器に対するコマンド送信(トランザクション)を完了させるのには、相当の時間がかかってしまう可能性がある。これは、システムの連携動作終了を遅く

するもので、ユーザにとっては、快適なシステム動作が得られているとは思えないことになる。

【0200】4-2. 本実施の形態のトランザクション処理

そこで、本実施の形態としては、以降説明するようにしてControllerとしての機器がトランザクション処理を実行することで、Target側で100msの規定時間内にファイナルレスポンスを送信することができないような状況であっても、より短時間でトランザクションが完了されるように構成する。これにより、例えば上記したようなシステム内の連係動作を高速に終了させることができる。

【0201】これより説明する本実施の形態のトランザクション処理としては、図1に示したシステムとして、STR60のリモート制御によって、IEEE1394バス上に存在する他の機器のメイン電源を連動してオン/オフ制御する場合を例に挙げるものとする。また、ここでは、このメイン電源の連動制御は、STR60がSTR対応機器（STR対応CD機30、STR対応MD機1）に限定して制御を行うものとする。つまり、STR60と、STR対応機器から成るシステムにおけるシステム動作の1つとして、メイン電源の制御を行うようにされるものである。

【0202】ここで、IEEE1394インターフェイスでは、メイン電源のオン/オフ制御のためのAV/Cコマンドとして、POWER CONTROL COMMANDが規定されている。

【0203】図33はPOWER CONTROL COMMANDのデータ構造を示している。なお、この図においては、図20に示したWrite Request Packet（AV/Cコマンドパケット）における、data field内の構造が示される。また、図20において説明した内容については、ここでの説明は省略する。

【0204】図33に示すように、POWER CONTROL COMMANDとしては、CTSの4ビットの領域に対して「0h」を格納し、ctypeの4ビットの領域に対して「0h」を格納することで、AV/C CONTROL COMMANDであることが示される。そして、opcodeの8ビットの領域に対しては、POWER COMMANDであることを示す「B2h」を格納する。このようにして上記各値が格納されることで、このAV/CコマンドパケットがPOWER CONTROL COMMANDであることが示される。

【0205】そして、opcodeに続くoperand[0]としての8ビットの領域が、制御すべき電源状態を示すpower_stateの値が格納される。このpower_stateとしては、図示するように「70h」又は「60h」が使用され、70hは電源オン(power on)を示し、60

hは電源オフ(power off)を示す。つまり、POWER

CONTROL COMMANDとして、operand[0]の領域に「70h」を格納すれば電源オンを要求し、「60h」を格納すれば電源オフを要求することになる。

【0206】図32は、STR60が実行する処理動作として、電源オン/オフ制御のために、POWER CONTROL COMMANDを送信する場合の1回のトランザクションに対応する処理動作が示される。つまり、リモート制御の対象となる1つの機器に対しての処理とされ、この処理を制御対象であるSTR対応機器ごとに繰り返し実行する。また、この処理は、STR60のシステムコントローラ70が、実行するものとされる。

つまり、この処理では、STR60がControllerとして機能し、STR対応機器がTargetとなる。また、コマンド、レスポンスの送受信にあっては、システムコントローラ70がIEEE1394インターフェイス61に対する制御することになる。また、前述もしたように、このメイン電源のオン/オフ制御は、STR対応機器である、STR対応CD機30、STR対応MD機1に対して行われるのであるが、この制御の際には、先に述べたノード分類処理によって作成されたノードテーブルを参照して、ノード分類番号#1

（STR対応CD機）、ノード分類番号#2（STR対応MD機）として分類されたノード（機器）に対して、コマンドの送信を行うようにされる。

【0207】図32に示す処理にあっては、ステップS601において、IEEE1394インターフェイス61からメイン電源オン又はオフを指示する内容のPOWER CONTROL COMMANDを送信する。そして、次のステップS602において、何らかのresponseが受信されたか否かを判別する。

【0208】ステップS602において、responseが受信されないとして否定結果が得られた場合にはステップS603に進んで、ここで、先のステップS601によるコマンド送信時から160msが経過したか否かについての判別を行う。この経過時間160msは、例えばTargetとしてのSTR対応機器側でコマンドを受信してresponseを返送するまでの規定期間である100msを基準に決められたもので、コマンド送受信時のタイムラグ等を考慮して100msよりも或る程度長い時間として決められているものである。

【0209】このステップS603において、否定結果が得られた場合にはステップS602の処理に戻るが、肯定結果が得られた場合には後述するステップS606に進む。

【0210】そして、例えばステップS602→S603の処理を繰り返しているうち、コマンド送信時から160ms以内に何らかのresponseを受信した場

合には、ステップS602にて肯定結果が得られてステップS504に進む。

【0211】ここで、送信コマンドがPOWER CONTROL COMMANDである場合、このコマンド送信に応答してTargetから返送されるresponse codeとしては、ファイナルレスポンスであれば、ACCEPTED, REJECTED, NOT IMPLEMENTEDの何れかとされる。また、Target側でPOWER CONTROL COMMANDの受信に対応した内部処理が、規定の100ms以内に完了できない場合には、図31にて説明したようにINTERIMが返送される。そして、ステップS604においては、ステップS602にて受信したとされるresponse codeが何であるのかについての判定を行う。

【0212】ステップS604において、response codeがACCEPTED、もしくはINTERIMであるとされた場合にはステップS605に進み、コマンド送信は成功したものと判定してこのルーチンを抜ける。これは、ステップS501のコマンド送信処理から開始されたトランザクション処理が完了したことを意味する。つまり、本実施の形態にあっては、ファイナルレスポンスであるACCEPTEDを受信した場合だけではなく、INTERIM responseを受信した場合にも、IEEE1394の規則に従ってトランザクションを完結したものと扱うものである。以降、STR60のシステムコントローラ70は、例えば次のTargetとしてのSTR対応機器に対して、新たにPOWER CONTROL COMMANDを送信することが可能となる。

【0213】TargetからINTERIM responseが返送されたということは、そのTargetがコマンドを受信したということであり、その後は、適正に内部応答処理を実行することが期待される。そこで本実施の形態では、INTERIMが受信された場合には、この後に得られるとされるファイナルレスポンスの受信を待機することなくトランザクション処理を完了させるものである。これにより、本実施の形態としては、INTERIM受信後においていつ受信できるのか特定できないファイナルレスポンスを待機する時間をなくすことができ、その分、1つのトランザクション処理に要する時間を短縮することが可能とされる。

【0214】また、ステップS604において、response codeがREJECTED, NOT IMPLEMENTEDの何れかであるとされる場合には、ステップS606に進む。また、上述もしたように、ステップS603において肯定結果が得られたとされる場合にも、ステップS603に進むようにされる。

【0215】ステップS606では、コマンド送信は失敗したとして判定を行ってこのルーチンを抜ける。これ

は、コマンド送信エラーという処理結果を以て、トランザクション処理を完了させているものである。従って、ステップS606の処理を実行したとされる後においても、システムコントローラ70は次に実行すべき処理に移行することが可能となるものである。

【0216】このステップS606の処理として、ステップS604から移行した場合には、REJECTED又はNOT IMPLEMENTEDのファイナルレスポンスが得られたことに基づいて、通常にIEEE1394インターフェイスの規則に従ってトランザクション処理を完了させているものとされる。ちなみに、REJECTED responseは、受信コマンドに対する内部応答処理を拒絶することを示し、NOT IMPLEMENTEDは、受信コマンドに応答した内部応答処理を実行可能な機能を有していないことを示す。

【0217】また、ステップS604から移行してステップS606の処理に移行した場合には、コマンド送信から160msが経過しても何のresponseも受信されなかったことに基づいて、コマンド送信エラーとしてみなすものである。

【0218】即ち、本実施の形態においては、コマンド送信を行って、所定時間以上、responseを受信しなかった場合においては、ファイナルレスポンスの受信を待たずして、送信エラーという処理結果によってトランザクション処理を終了させるものである。例えばコマンド送信から160msが経過してresponseが得られなかった場合とは、Target側では、コマンドを受信して100ms以上が経過してもresponseを送信することができずにいるという状態にあるとみることができる。つまり、Target側では、何らかの事情によってresponseを送信することができないというエラー状態が発生しているものである。従って、このような場合には、Controller側としてはコマンド送信エラーという処理結果によってトランザクション処理を終了させても、システムの動作上は、特に問題を生じないものとされる。そして、このような処理とすることで、上記のようにしてTarget側でresponseの送信ができないエラー状態にあっても、Controller側ではこれ待つことなく、Target側が平常どおりに100ms以内にファイナルレスポンスを送信した場合とほぼ同程度の短時間で、トランザクション処理を終了させることができるものである。

【0219】このようにして、図32に示すようにしてController側が処理を実行すれば、例えばSTR60による多数の機器への電源オン/オフ制御は、必要最小限の時間で終了させることができる。そして、このような本実施の形態のController側のトランザクション処理は、ここで例示した複数機器に対する連動制御のように、多数の機器に対して順次コマンド

を送信していく必要がある場合に特に有効となるものである。

【0220】なお、ここでは、本発明のトランザクション処理の具体例として、メイン電源のオン／オフ制御を例に挙げたが、これに限定されるものではない。例えば、STR対応CD機30からSTR対応MD機1へのダビング記録を同期制御するような場合や、各機器の表示輝度を連動制御するような場合にも適用できるものである。また、ここでのトランザクション処理は、例えばSTR60がSTR対応機器のみについて行うものとして

【0221】また、実施の形態では、図1に示したようなAVシステムを例に挙げているが、これ以外のシステムについても適用可能である。さらに、本発明としては、IEEE1394インターフェイスに限定されるものではなく、INTERIM responseに相当する仮responseを送信するように定められているデータインターフェイスの規格に対して有効に適用できる。

【0222】

【発明の効果】以上説明したように本発明は、IEEE1394などのデータインターフェイスによりデータの送受信を行う場合に、Controllerとして機能する機器がコマンドを送信した後の処理として、INTERIM response（仮レスポンス）を受信した場合にはこのINTERIM responseの受信を以て、コマンド送受信処理が成功して完結されたものとして扱うようにされる。また、コマンド送信後の所定時間以内に何のレスポンスも受信しなかった場合には、コマンド送受信処理が失敗したものとして扱ってコマンド送受信処理は完結したものとしてみなすようにされる。即ちINTERIM responseの受信、もしくは所定時間以上レスポンスが得られないことを以て、最終レスポンスの受信を待たずして、トランザクション処理を終了させるものである。これにより、Controllerとしては、Targetから送信される最終レスポンスの受信を待たなくとも、次に実行すべき所要の処理に移行することができるため、例えばデータバスにより複数機器を接続して成るシステムにおける各種動作をより短時間で実行させることが可能になる。つまり、システムとして行うべき或る動作がより高速となってシステムとしての性能が向上され、ユーザに対しても快適なシステム環境を提供することができる。

【図面の簡単な説明】

【図1】本発明の実施の形態としてのAVシステムの構成例を示す斜視図である。

【図2】STRのフロントパネルの様子を示す正面図である。

【図3】STR対応CD機のフロントパネルの様子を示

す正面図である。

【図4】STR対応MD機のフロントパネルの様子を示す正面図である。

【図5】STRの内部構成例を示すブロック図である。

【図6】STR対応CD機の内部構成例を示すブロック図である。

【図7】STR対応MD機の内部構成例を示すブロック図である。

【図8】本実施の形態に対応するIEEE1394のスタックモデルを示す説明図である。

【図9】IEEE1394に使用されるケーブル構造を示す説明図である。

【図10】IEEE1394における信号伝送形態を示す説明図である。

【図11】IEEE1394におけるバス接続規定を説明するための説明図である。

【図12】IEEE1394システム上でのNode ID設定手順の概念を示す説明図である。

【図13】IEEE1394におけるPacket送信の概要を示す説明図である。

【図14】Asynchronous通信における基本的な通信規則（トランザクションルール）を示す処理遷移図である。

【図15】IEEE1394バスのアドレッシング構造を示す説明図である。

【図16】CIPの構造図である。

【図17】プラグにより規定された接続関係例を示す説明図である。

【図18】プラグコントロールレジスタを示す説明図である。

【図19】Asynchronous通信において規定されるWrite Transactionを示す処理遷移図である。

【図20】Asynchronous Packet（AV/Cコマンドパケット）の構造図である。

【図21】Asynchronous Packetにおける、ctype/responseの定義内容を示す説明図である。

【図22】Asynchronous Packetにおける、subunit__typeと、opcodeの定義内容例を示す説明図である。

【図23】Asynchronous通信におけるプラグ構造を示す説明図である。

【図24】Asynchronous通信におけるプラグアドレス構造を示す説明図である。

【図25】Asynchronous通信におけるプラグアドレス構造を示す説明図である。

【図26】Asynchronous通信におけるプラグ間で処理を示す説明図である。

【図27】Asynchronous Connect

ionとしての送信手順を示す説明図である。

【図28】ノード分類処理を示すフローチャートである。

【図29】ノード分類処理における種別判定処理を示すフローチャートである。

【図30】通常のトランザクション処理を示す処理遷移図である。

【図31】規定時間内にファイナルレスポンスを送信不可能な場合のトランザクション処理を示す処理遷移図である。

【図32】本実施の形態のトランザクション処理におい

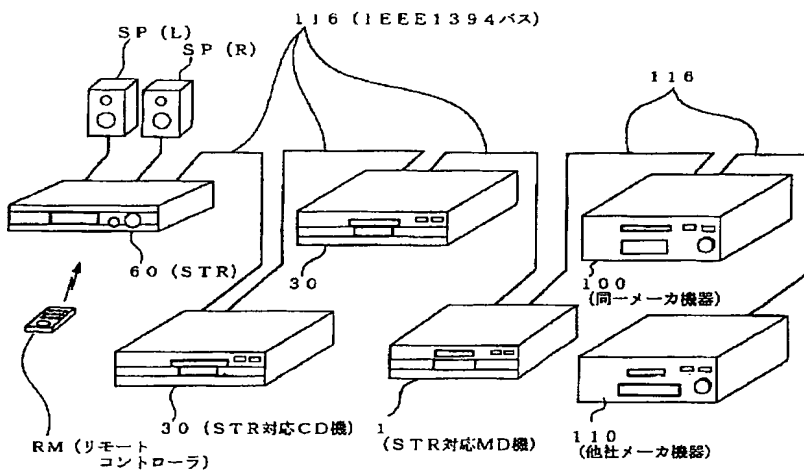
て、Controllerが実行すべき処理動作を示すフローチャートである。

【図33】POWER CONTROL COMMANDのデータ構造を示す説明図である。

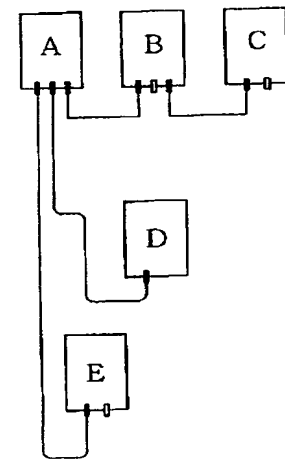
【符号の説明】

1 STR対応MD機器、30 STR対応CD機 60 STR、120、130、150 電源キー、61、49、25 IEEE1394インターフェイス、75、47、24 表示部、127、156、140 ディスプレイキー

【図1】

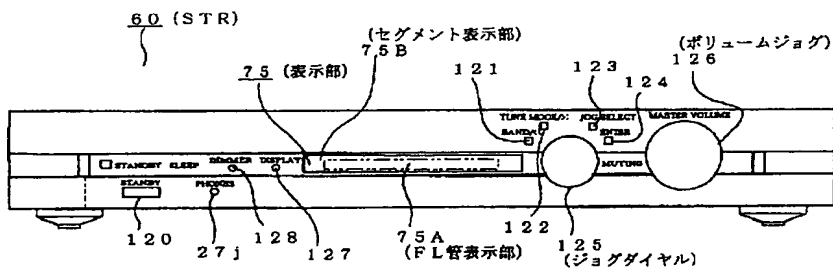


【図11】

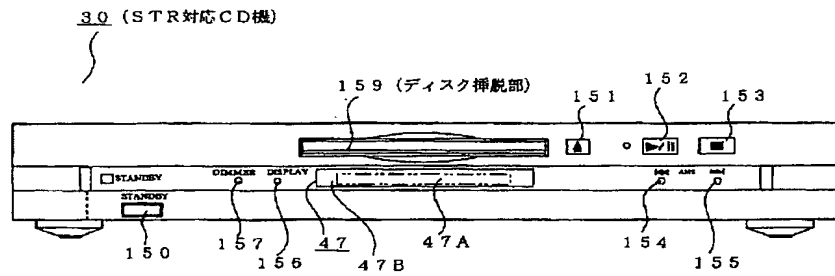


IEEE1394バス接続

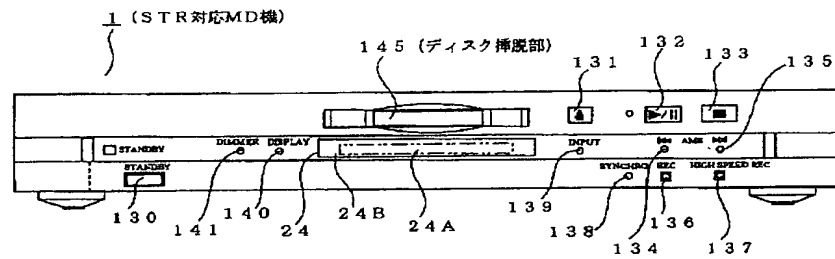
【図2】



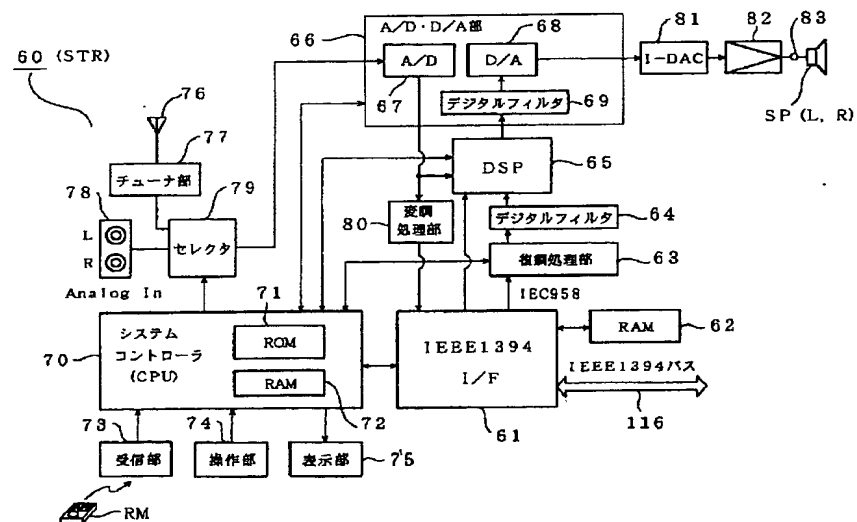
【図3】



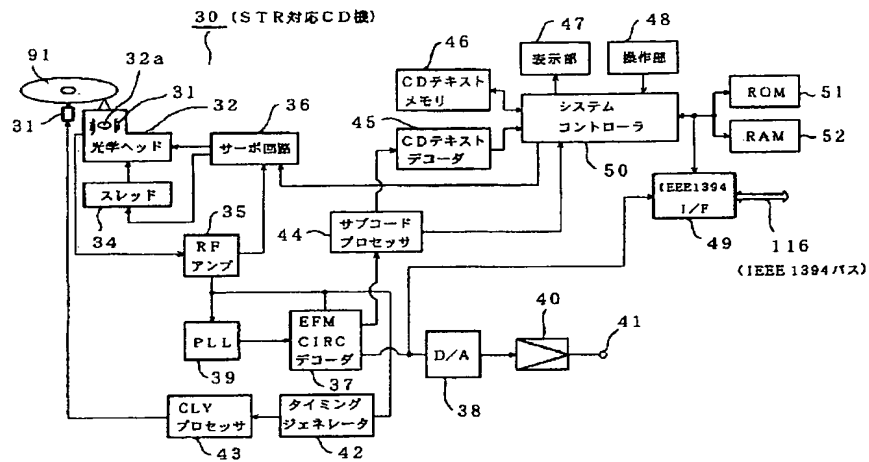
【図4】



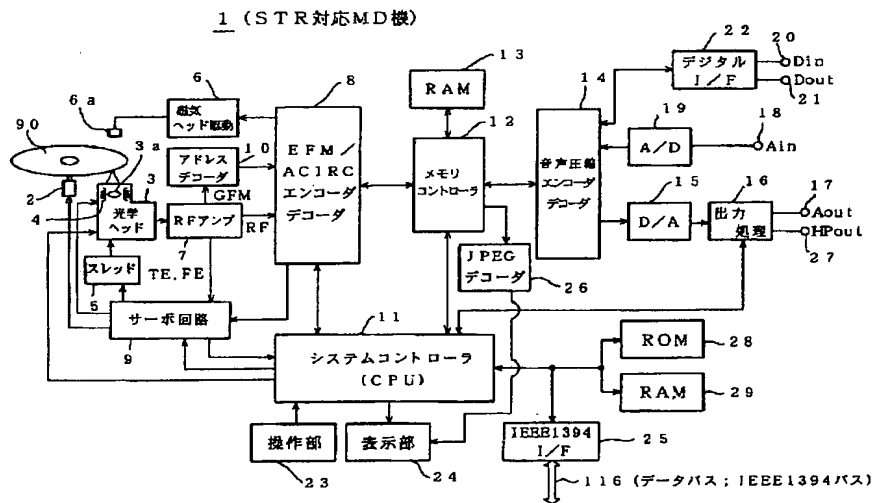
【図5】



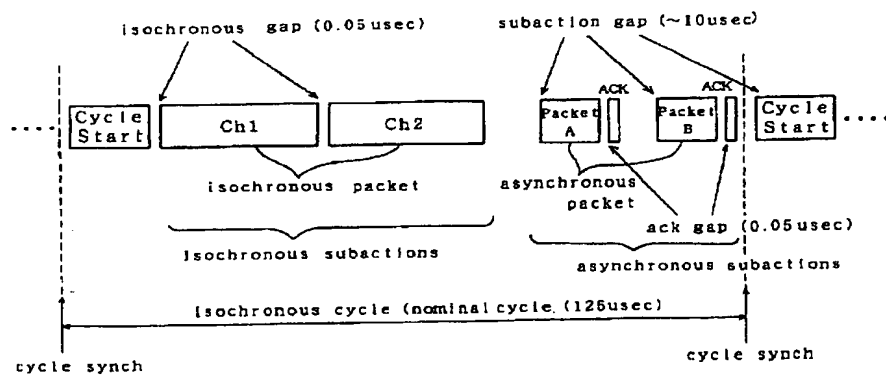
【図6】



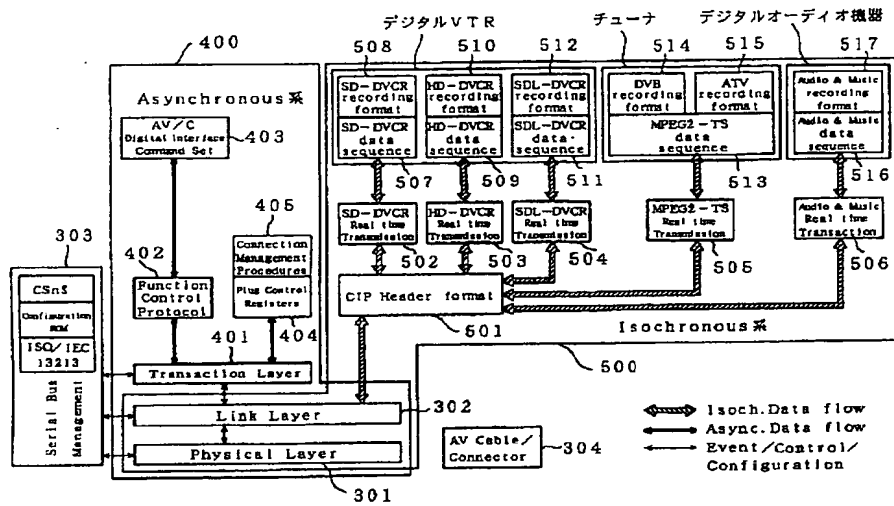
【図7】



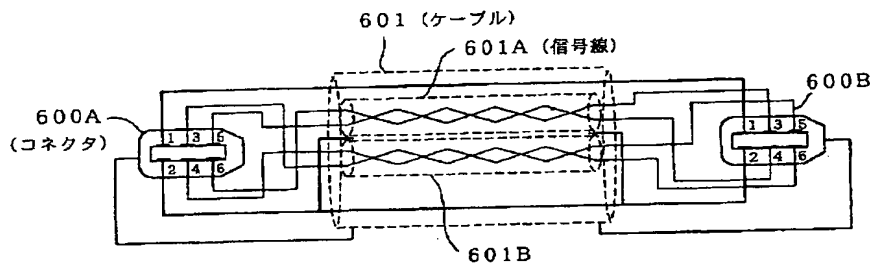
【図13】



【図8】



【図9】



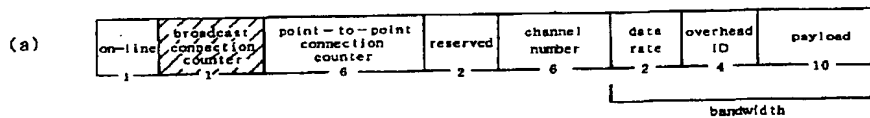
ピン番号	信号
1	VP (電源)
2	VG (グラウンド)
3	TPB1
4	TPB2
5	TPA1
6	TPA2

ピン番号	信号
1	VP
2	VG
3	TPB1
4	TPB2
5	TPA1
6	TPA2

【図18】

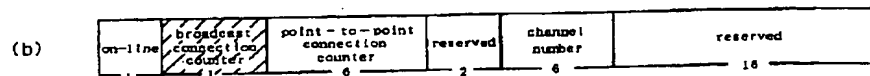
● 出力用プラグコントロールレジスタ

oPCR [n]

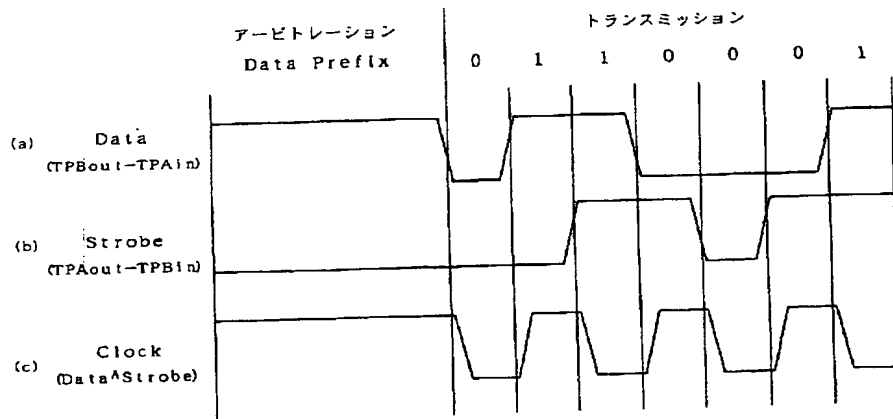


● 入力用プラグコントロールレジスタ

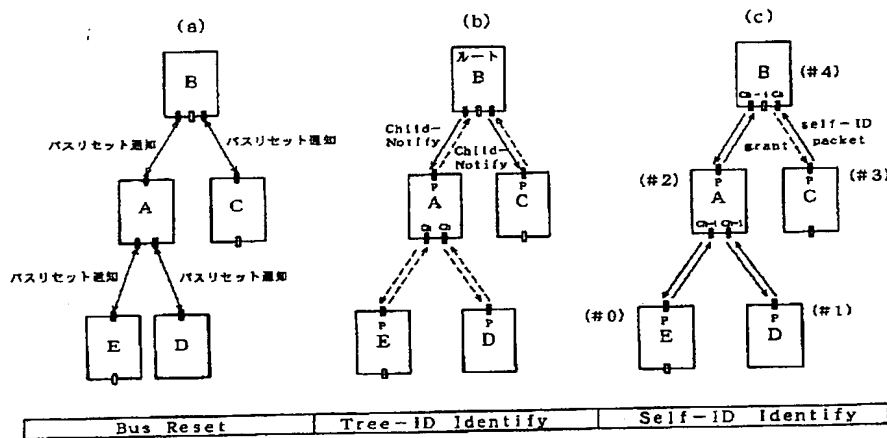
iPCR [n]



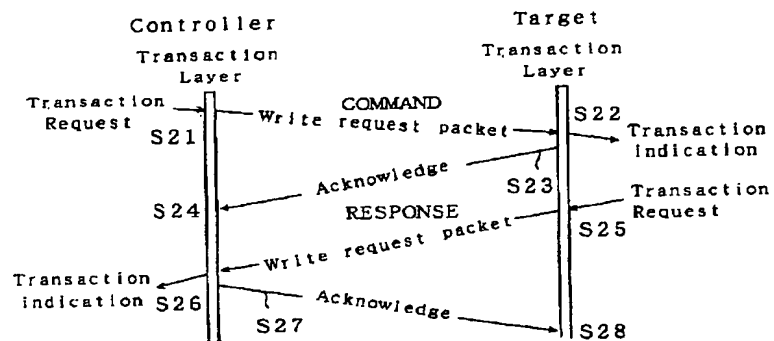
【図10】



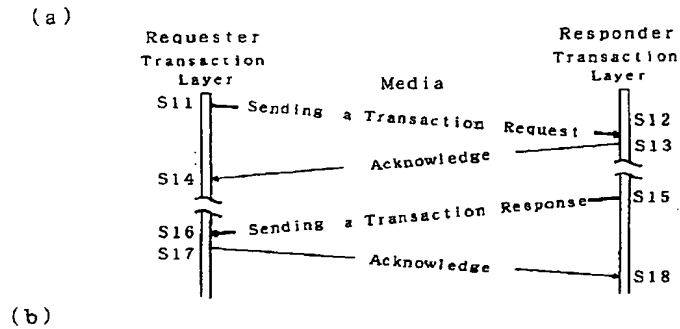
【図12】



【図19】



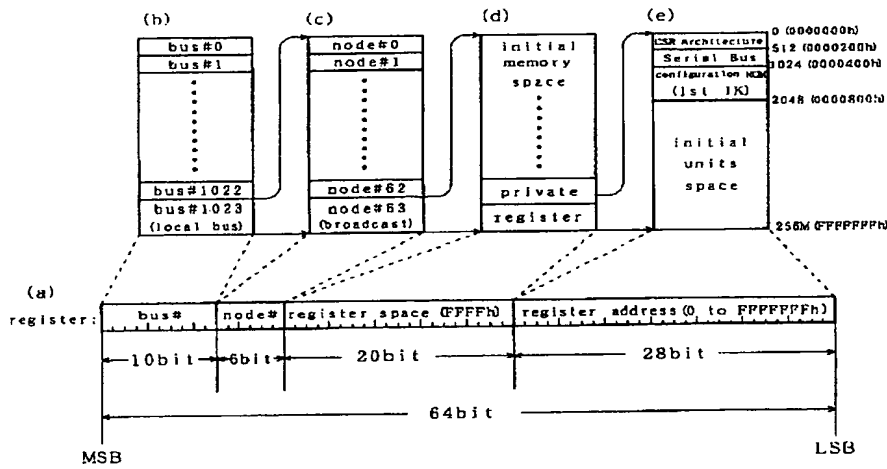
【図14】



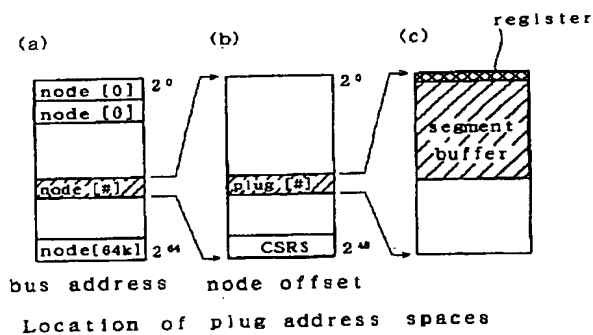
(b)

Sending a Transaction Request	Sending a Transaction Response
Write Request (data quadlet)	Write Response
Write Request (data block: data length=4byte)	No Response (Unified Transaction)
Write Request (data block: data length≠4byte)	Read Response (data quadlet)
Read Request (data quadlet)	Read Response (data block)
Read Request (data block: data length=4byte)	
Read Request (data block: data length≠4byte)	
Lock Request	Lock Response

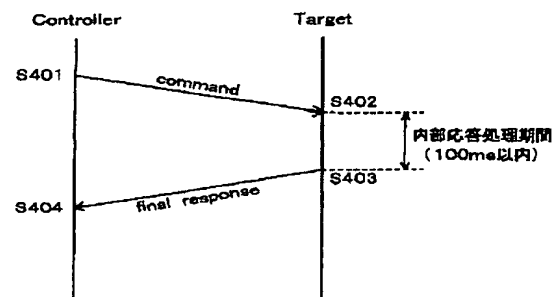
【図15】



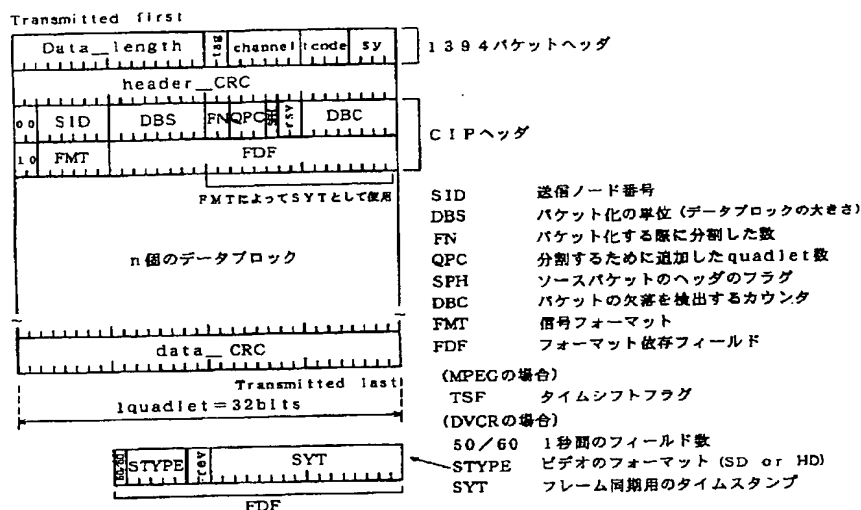
【図24】



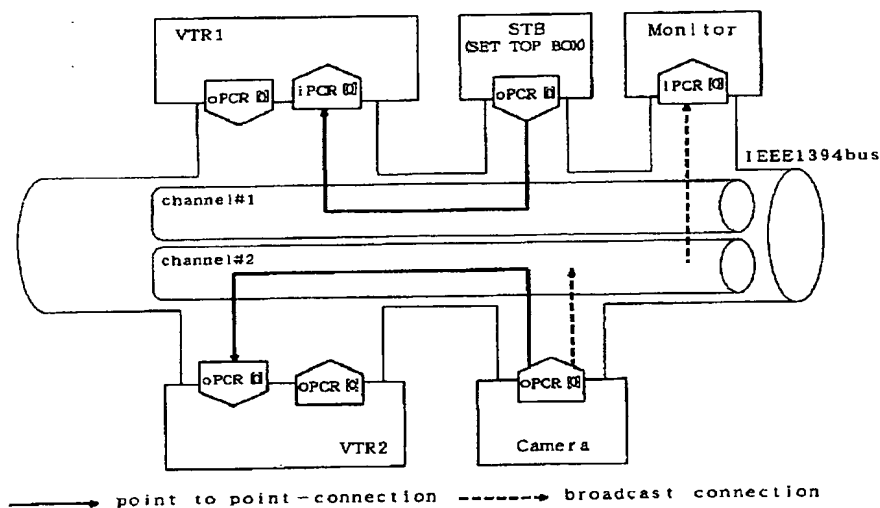
【図30】



【图 17】



【图 17】



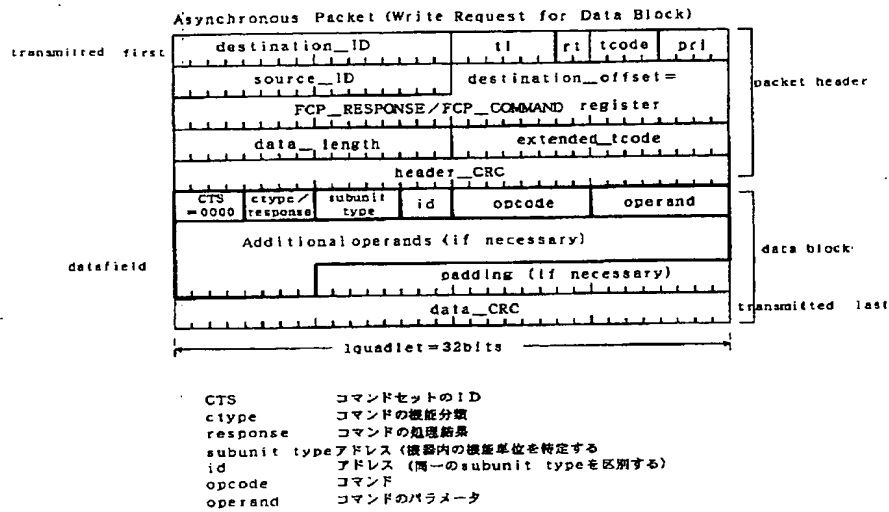
【图 3 3】

	msb						lsb
	CTS (0h)				ctype (0h)		
	subunit_type				subunit_ID		
opcode	POWER (B2h)						
operand[0]	power_state (70h or 60h)						

power_state	meaning
70h	power on
60h	power off

POWER CONTROL command

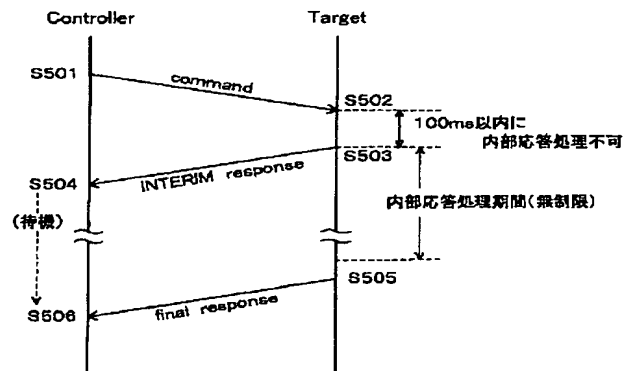
【図 20】



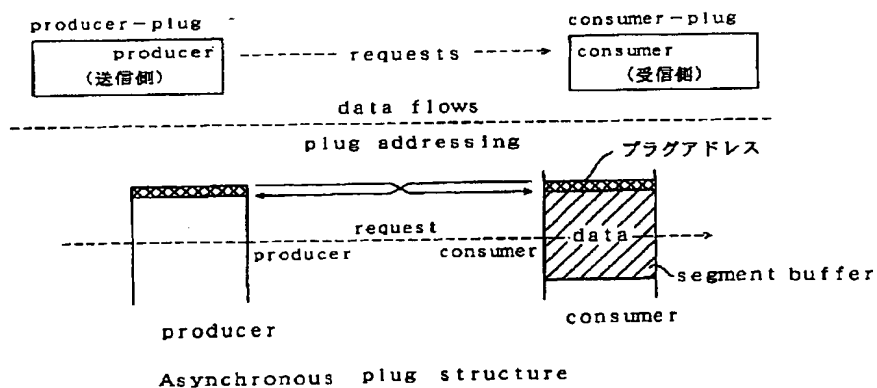
【図 21】

ctype/response		
Command	0000	CONTROL
	0001	STATUS
	0010	INQUIRY
	0011	NOTIFY
	0100	(reserved)
	0111	(reserved)
Response	1000	NOT IMPLEMENTED
	1001	ACCEPTED
	1010	REJECTED
	1011	IN TRANSITION
	1100	IMPLEMENTED/STABLE
	1101	CHANGED
	1110	(reserved)
	1111	INTERIM

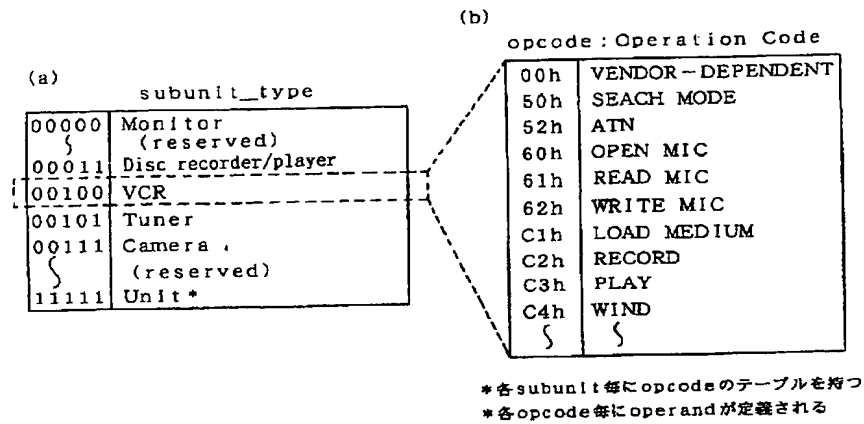
【図 31】



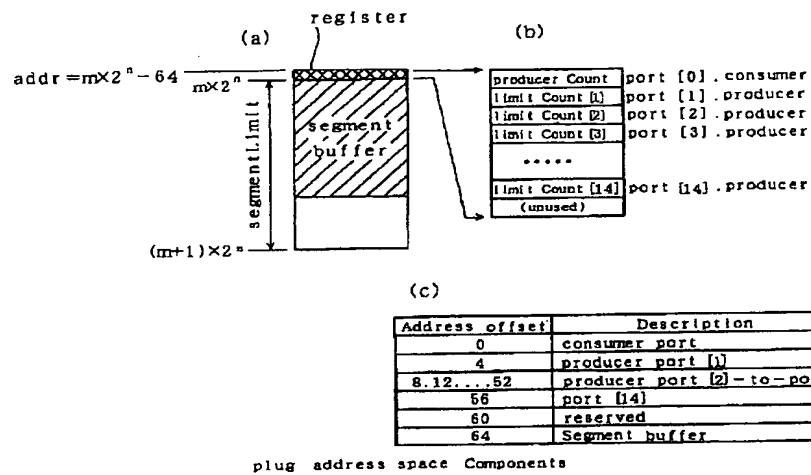
【図 23】



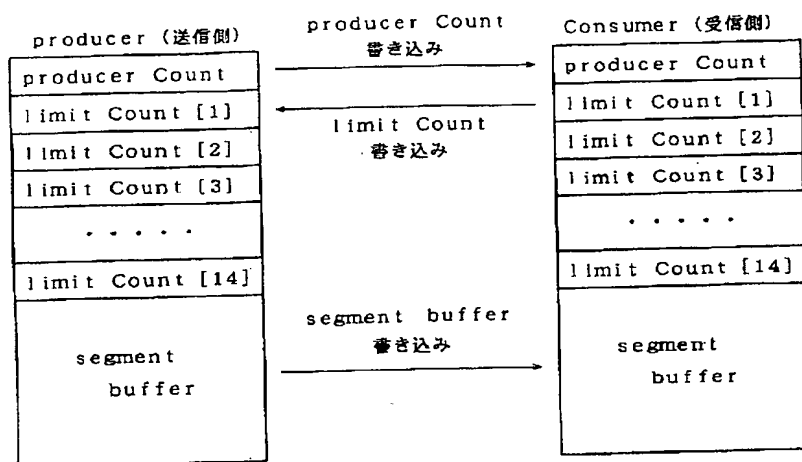
【図22】



【図25】



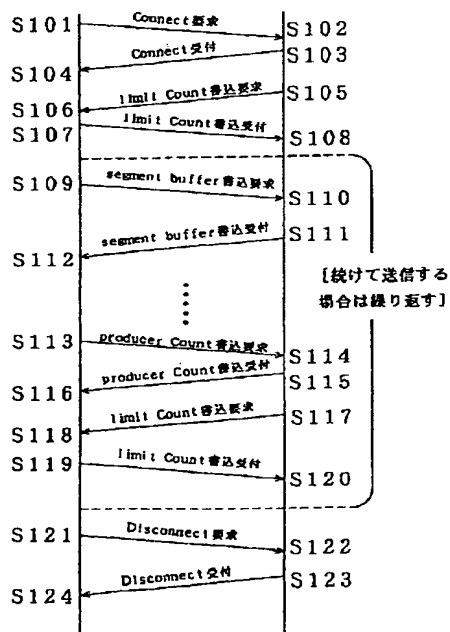
【図 26】



Asynchronous plug organization (2)

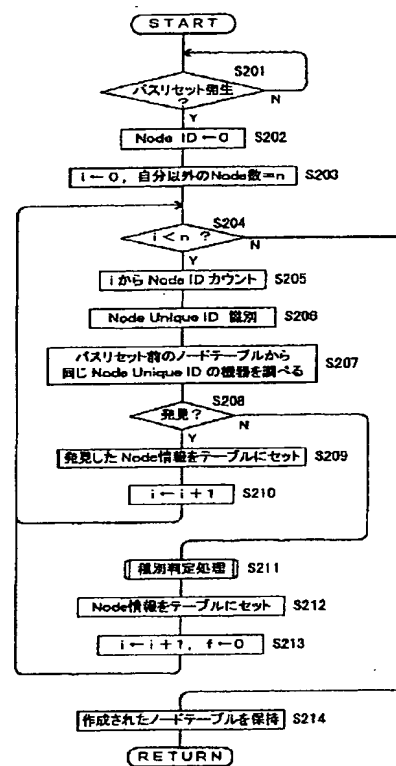
【図 27】

Producer : Controller (送信側) Consumer : Target (受信側)



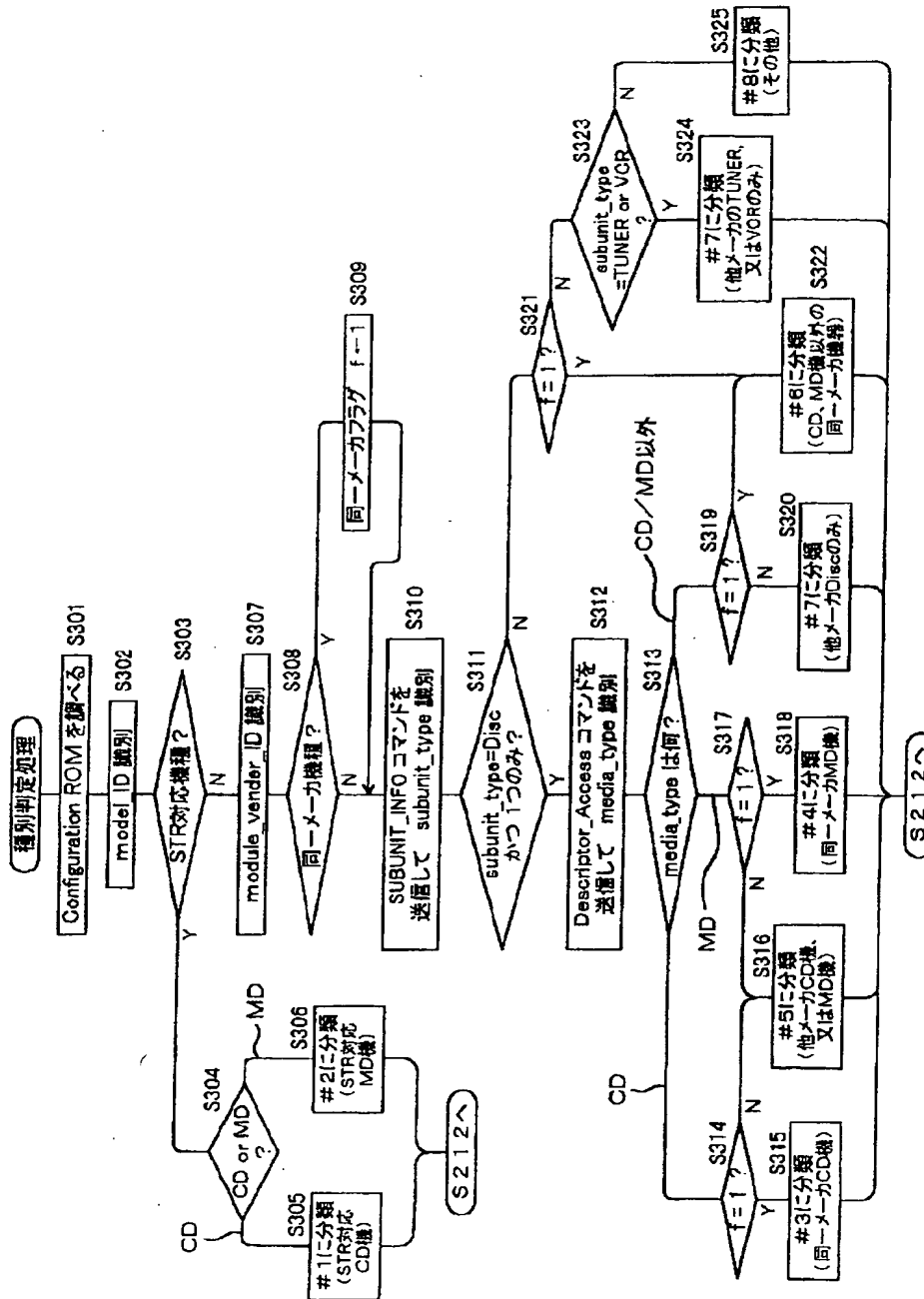
Asynchronous Connection 送受信手順

【図 28】

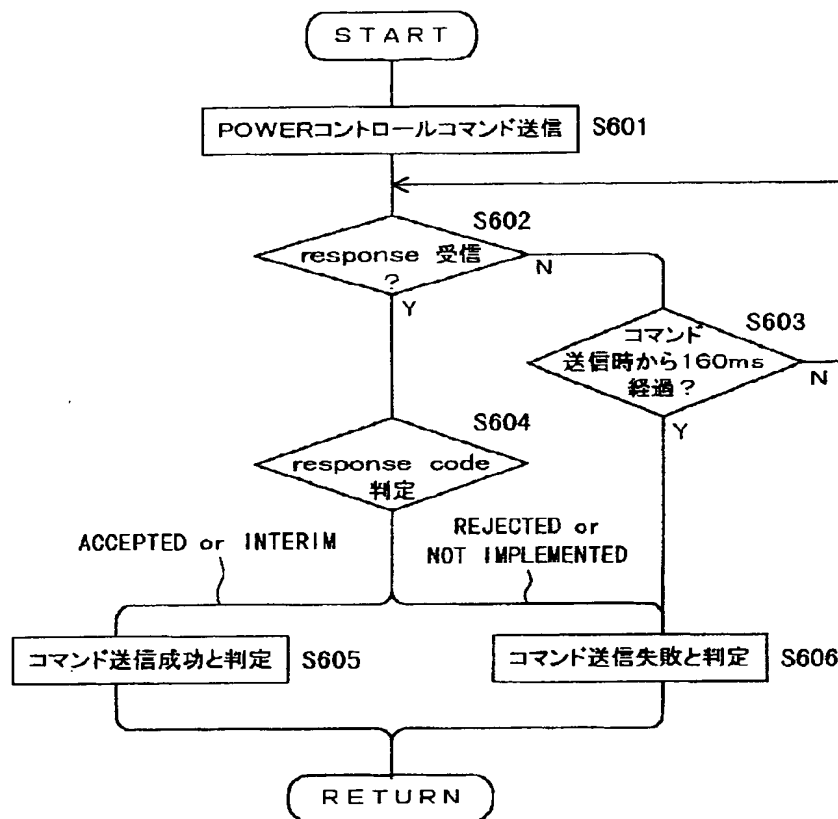


ノード分類処理

【図 29】



【図 32】



【手続補正書】

【提出日】平成12年3月29日（2000. 3. 29）

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0051

【補正方法】変更

【補正内容】

【0051】A/D・D/A部66は、オーディオ信号についてのアナログ→デジタル変換処理、及びデジタル→アナログ変換処理を行うための回路部位である。このA/D・D/A部66のデジタルフィルタ69に入力されたオーディオデータは、D/Aコンバータ68に入力されることで電圧パルス列としての信号に変換される。そして、I-DACコンバータ81に対して入力される。I-DACコンバータ81では、入力された電圧パルス列を電流に変換する。ここで、図示は省略しているが、基準となるレベルが別系統で与えられており、その基準レベルを操作することで、出力電流を変換することが可能とされており、これを例えば-10dB〜50

dBの範囲でのボリューム調整に利用することもできるようになっている。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0110

【補正方法】変更

【補正内容】

【0110】ここで、例えば本実施の形態のMDレコーダ/プレーヤが対応する圧縮オーディオデータ（以降はATRACデータともいう）をIsochronous方式により送信することを考えた場合、ATRACデータが1倍速の転送レート1.4Mbpsであるとすれば、125μsecである1 Isochronous cycle周期ごとに、少なくともほぼ20数バイトのATRACデータをIsochronous Packetとして伝送すれば、時系列的な連続性（リアルタイム性）が確保されることになる。例えば、或る機器がATRACデータを送信する際には、ここでの詳しい説明は省略するが、IEEE1394システム内のIRM(Iso

chronous Resource Manager)に対して、ATRACデータのリアルタイム送信が確保できるだけの、Isochronous パケットのサイズを要求する。IRMでは、現在のデータ伝送状況を監視して許可／不許可を与え、許可が与えられれば、指定されたチャンネルによって、ATRACデータをIsochronous Packetにパケット化して送信することが出来る。これがIEEE1394インターフェイスにおける帯域予約といわれるものである。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0127

【補正方法】変更

【補正内容】

【0127】header_CRCに続く2quadletの領域がCIPヘッダとなる。CIPヘッダの上位quadletの上位2ビットには、それぞれ‘0’‘0’が格納され、続く6ビットの領域はSID（送信ノード番号）を示す。SIDに続く8ビットの領域はDBS（データブロックサイズ）であり、データブロックのサイズ（パケット化の単位データ量）が示される。続いては、FN（2ビット）、QPC（3ビット）の領域が設定されており、FNにはパケット化する際に分割した数が示され、QPCには分割するために追加したquadlet数が示される。SPH（1ビット）にはソースパケットのヘッダのフラグが示され、DBCにはパケットの欠落を検出するカウンタの値が格納される。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0128

【補正方法】変更

【補正内容】

【0128】CIPヘッダの下位quadletの上位2ビットにはそれぞれ‘1’‘0’が格納される。そして、これに続いてFMT（6ビット）、FDF（24ビット）の領域が設けられる。FMTには信号フォーマット（伝送フォーマット）が示され、ここに示される値によって、当該CIPに格納されるデータ種類（データフォーマット）が識別可能となる。具体的には、MPEGストリームデータ、Audioストリームデータ、デジタルビデオカメラ（DV）ストリームデータ等の識別が可能になる。このFMTにより示されるデータフォーマットは、例えば図8に示した、CIP Header Format（401）に管理される、SD-DVCR Realtime Transmission（502）、HD-DVCR Realtime Transmission（503）、SDL-DVCR Realtime Transmission（504）、MPEG2-TS Realtime Transmission（505）、Audio and Music

Realtime Transmission（506）等の伝送プロトコルに対応する。FDFは、フォーマット依存フィールドであり、上記FMTにより分類されたデータフォーマットについて更に細分化した分類を示す領域とされる。オーディオに関するデータで有れば、例えばリニアオーディオデータであるのか、MIDIデータであるのかといった識別が可能になる。例えば本実施の形態のATRACデータであれば、先ずFMTによりAudioストリームデータの範疇にあるデータであることが示され、FDFに規定に従った特定の値が格納されることで、そのAudioストリームデータはATRACデータであることが示される。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0133

【補正方法】変更

【補正内容】

【0133】上記のような接続形態（プラグ）は、各機器におけるアドレス空間に設けられるPCR (Plug Control Register)によって確立される。図18(a)は、oPCR[n]（出力用プラグコントロールレジスタ）の構造を示し、図18(b)は、iPCR[n]（入力用プラグコントロールレジスタ）の構造を示している。これらoPCR[n]、iPCR[n]のサイズは共に32ビットとされている。図18(a)のoPCRにおいては、例えば上位1ビットのon-lineに対して‘1’が格納されていると、そのプラグがIsochronousデータの送信が可能なオンラインであることが示され、続くbroadcast connection counter（1ビット）に‘1’が格納されているとbroadcast connectionによる送信であることが示される。続くpoint to point connection counter（6ビット）には、そのプラグに対して張られているpoint to point connectionの数が示される。そして、上位11ビット目から6ビットの領域のchannel numberで示されるチャンネルにより送信することが示される。また、図18

(b)のiPCRにおいても、例えば上位1ビットのon-lineに対して‘1’が格納されていれば、そのプラグがIsochronousデータの受信が可能なオンラインであることが示され、続くbroadcast connection counter（1ビット）に‘1’が格納されているとbroadcast connectionによる送信であることが示される。続くpoint to point connection counter（6ビット）には、そのプラグに対して張られているpoint to point connectionの数が示され、上位11ビット目から6ビットの領域のchannel numberで示さ

れるチャンネルにより送信することが示される。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0144

【補正方法】変更

【補正内容】

【0144】Packet headerに続く第6quadletからdata blockが配置され、このdata block内の先頭に対してdata fieldが形成される。data fieldとして先頭となる第6quadletの上位4ビットには、CTS(Command and Transaction Set)が記述される。これは、当該Write Request PacketのコマンドセットのIDを示すもので、例えば、このCTSの値について、図のように[0000]と設定すれば、data fieldに記述されている内容がAV/Cコマンドであると定義されることになる。つまり、このWrite Request Packetは、AV/Cコマンドパケットであることが示されるものである。従って、本実施の形態においては、FCPがAV/Cコマンドを使用するため、このCTSには[0000]が記述されることになる。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0146

【補正方法】変更

【補正内容】

【0146】図21に、上記ctype及びresponseの定義内容を示す。ctype(Command)としては、[0000]～[0111]を使用できるものとしており、[0000]はCONTROL、[0001]はSTATUS、[0010]はINQUIRY、[0011]はNOTIFYとして定義され、[0100]～[0111]は、現状、未定義(reserved)とされている。CONTROLは機能から外部から制御するコマンドであり、STATUSは外部から状態を問い合わせるコマンド、INQUIRYは、制御コマンドのサポートの有無を外部から問い合わせるコマンド、NOTIFYは状態の変化を外部に知らせることを要求するコマンドである。また、responseとしては、[1000]～[1111]を使用するものとしており、[1000]はNOT IMPLEMENTED、[1001]はACCEPTED、[1010]はREJECTED、[1011]はINTRANSITION、[1100]はIMPLEMENTED/STABLE、[1101]はCHANGED、[1110]はreserved、[1111]はINTERIMとしてそれぞれ定義されている。これらのresponseは、コマンドの種類に応じて使い分けられる。例えば、CONTROLのコマンドに対応するresponseとしては、NOT IMPLEMENTED、ACCEPTED、REJECTED、或いはINTERIMの4つのうちの何れかがResponder側の状況等に応じて使い分けられる。

フロントページの続き

(51)Int.Cl. ⁷	識別記号	FI	テーマコード(参考)
G11B 20/10		G11B 31/00	N 5K034
		H04L 11/00	320
H04L 12/28			310A
		13/00	307Z
(72)発明者 高久 義之	東京都品川区北品川6丁目7番35号 ソニー株式会社内	Fターム(参考) 5B077 FF02 FF08 MM02 NN02	
(72)発明者 井上 啓			5B089 GA07 HA18 JA13 JB10 KA05
(72)発明者 井上 啓			KC29
(72)発明者 井上 啓			5D044 AB05 BC02 CC04 HL06 HL11
(72)発明者 井上 啓	東京都品川区北品川6丁目7番35号 ソニー株式会社内	5K032 AA01 CC03 DA13 DA15 DB24	5K033 AA01 CB04 DA13 DB16
(72)発明者 井上 啓			5K034 AA01 EE08 GG02 GG06 HH01
(72)発明者 井上 啓			HH02 HH09 HH11 NN22 NN26
(72)発明者 井上 啓			